
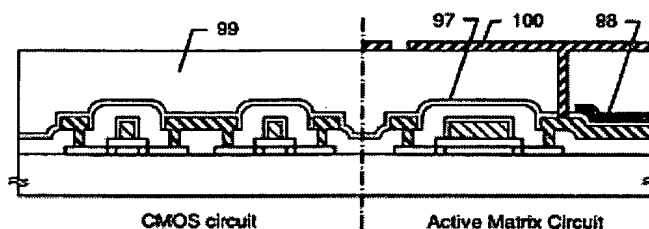


Semiconductor thin film useful for TFT**Patent number:** DE19825081**Publication date:** 1998-12-10**Inventor:** MIYANAGA AKISHARU (JP); OGATA YASUSHI (JP); KOYAMA JUN (JP); OHTANI HISASHI (JP); YAMAZAKI SHUNPEI (JP)**Applicant:** SEMICONDUCTOR ENERGY LAB (JP)**Classification:****- international:** H01L29/04; H01L29/36; H01L29/786**- european:** H01L21/20D, H01L21/336D2B, H01L21/84, H01L27/12, H01L29/786E4C2**Application number:** DE19981025081 19980604**Priority number(s):** JP19970165216 19970606; JP19980108550 19980403; JP19980114268 19980409**Also published as:** US6307214 (B1)**Abstract of DE19825081**

A novel semiconductor thin film consists of contiguous (flat) rod-shaped crystals, in which (i) the surface alignment is the same as the (110) alignment and almost all the crystal lattices exhibit continuity at each crystal boundary; (ii) the surface alignment is roughly the same as the (110) alignment and almost all the detectable crystal lattice edges linearly and continuously intersect each grain boundary of different crystal grains; (iii) the (110) alignment ratio is 0.9 or more and almost all the crystal lattices exhibit continuity at all the crystal boundaries; or (iv) the (110) alignment ratio is 0.9 or more and almost all the detectable crystal lattice edges linearly and continuously intersect each grain boundary of different crystal grains. Also claimed are semiconductor devices with insulated gates, in which at least one channel-forming region is formed from the semiconductor thin film described above.



Data supplied from the esp@cenet database - Worldwide



⑱ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 198 25 081 A 1**

⑤ Int. Cl.⁶:
H 01 L 29/04
H 01 L 29/36
H 01 L 29/786

⑳ Aktenzeichen: 198 25 081.9
㉔ Anmeldetag: 4. 6. 98
㉕ Offenlegungstag: 10. 12. 98

③① Unionspriorität:
9-165216 06. 06. 97 JP
10-108550 03. 04. 98 JP
10-114268 09. 04. 98 JP

⑦① Anmelder:
Semiconductor Energy Laboratory Co., Ltd., Atsugi,
Kanagawa, JP

⑦④ Vertreter:
Grünecker, Kinkeldey, Stockmair & Schwanhäusser,
Anwaltssozietät, 80538 München

⑦② Erfinder:
Ohtani, Hisashi, Atsugi, Kanagawa, JP; Yamazaki,
Shunpei, Atsugi, Kanagawa, JP; Koyama, Jun,
Atsugi, Kanagawa, JP; Ogata, Yasushi, Atsugi,
Kanagawa, JP; Miyanaga, Akisharu, Atsugi,
Kanagawa, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

- ⑤④ Halbleiterdünnsfilm und Halbleitervorrichtung
- ⑤⑦ Nachdem ein amorpher Halbleiterdünnsfilm durch das Verwenden eines Katalysatorelements kristallisiert ist, wird das Katalysatorelement durch das Durchführen einer Hitzebehandlung in einer Atmosphäre, die ein Halogenelement enthält, entfernt. Der sich ergebende kristalline Halbleiterdünnsfilm hat Merkmale, die eine Ausrichtung zeigen, wobei nahezu alle Kristallgitter eine Kontinuität an der Kristallgrenze aufweisen. Dieser Typ von Korngrenzen trägt stark zu Verbesserungen der Trägermobilität bei, und macht es möglich, Halbleitervorrichtungen zu verwirklichen, die eine sehr hohe Leistung aufweisen.

DE 198 25 081 A 1

HINTERGRUND DER ERFINDUNG

GEBIET DER ERFINDUNG

Die vorliegende Erfindung bezieht sich auf einen Halbleiterdünnschicht, der auf einem Substrat ausgebildet ist, das eine isolierende Oberfläche hat, und auf eine Halbleitervorrichtung, die einen solchen Halbleiterdünnschicht als aktive Schicht verwendet. Die Erfindung bezieht sich insbesondere auf einen solchen Halbleiterdünnschicht und eine Halbleitervorrichtung, in welcher der Halbleiterdünnschicht aus einem Material hergestellt ist, das Silizium als Hauptkomponente enthält.

In dieser Beschreibung wird der Ausdruck "Halbleitervorrichtung" so verwendet, daß er alle Vorrichtungen einschließt, die unter Verwendung eines Halbleiters funktionieren, wobei insbesondere die folgenden Vorrichtungen eingeschlossen sind.

- (1) Einzelne Elemente wie ein Dünnschichttransistor;
- (2) Halbleiterschaltungen unter Verwendung eines einzelnen Elementes aus (1);
- (3) Elektrooptische Vorrichtungen unter Verwendung eines einzelnen Elements aus (1) oder einer Halbleiterschaltung aus (2);
- (4) Elektronische Schaltungen, die eine Halbleiterschaltung aus (2) oder eine elektrooptische Vorrichtung aus (3) verwenden.

BESCHREIBUNG DES STANDES DER TECHNIK

In den letzten Jahren haben die Techniken des Ausbildens von Dünnschichttransistoren (TFTs) unter Verwendung eines Halbleiterdünnschicht (Dicke: Hunderte oder Tausende von Angström), der auf einem Substrat ausgebildet ist, das eine isolierende Oberfläche aufweist, eine stärkere Aufmerksamkeit gewonnen. Dünnschichttransistoren werden im allgemeinen in verschiedenen elektronischen Vorrichtungen, wie ICs und elektrooptischen Vorrichtungen verwendet, und sie werden nun mit hoher Geschwindigkeit entwickelt, insbesondere als Schaltelemente von Bildanzeigevorrichtungen.

Beispielsweise wird in Flüssigkristallanzeigevorrichtungen versucht, TFTs auf alle Arten elektronischer Schaltungen anzuwenden, wie auf eine Bildpunktmatrixschaltung, in welcher Bildpunkte, die in Matrixform angeordnet sind, einzeln gesteuert werden, auf eine Treiberschaltung für das Steuern der Bildpunktmatrixschaltung oder eine logische Schaltung (eine Prozessorschaltung, eine Speicherschaltung oder dergleichen) für das Verarbeiten eines externen Datensignals.

Aktuell werden in der Praxis TFTs, die einen amorphen Siliziumfilm als aktive Schicht verwenden, verwendet. TFTs, die einen kristallinen Siliziumfilm verwenden, wie beispielsweise einen Polysiliziumfilm, sind jedoch für elektrische Schaltungen nötig, wie eine Treiberschaltung und eine logische Schaltung, die bei einer noch höheren Geschwindigkeit arbeiten sollen.

Techniken des aktuellen Anmelders sind beispielsweise in den nicht geprüften japanischen Patentveröffentlichungen Nr. 7-130652 und 8-78329 beschrieben und als Verfahren für das Ausbilden eines kristallinen Siliziumfilms auf einem Glassubstrat bekannt. Der Inhalt dieses Veröffentlichungen ist hier durch Bezugnahme eingeschlossen. Durch das Verwenden eines Katalysatorelements für eine Beschleunigung der Kristallisation eines amorphen Siliziumfilms, gestatten

die Techniken dieser Veröffentlichungen die Ausbildung eines Kristallsiliziumfilms, der eine überragende Kristallinität hat, bei einer Hitzebehandlung von 500-600°C für ungefähr 4 Stunden.

- Insbesondere ist die Technik der Veröffentlichung Nr. 8-78329 so gestaltet, daß die obige Technik verwendet wird, um das Kristallwachstum in einer Richtung zu bewirken, die ungefähr parallel zur Substratoberfläche verläuft. Die aktuellen Anmelder nennen ein sich ergebendes kristallisiertes Gebiet insbesondere ein "laterales Wachstumsgebiet".

Es kann jedoch sogar eine Treiberschaltung, die unter Verwendung solcher TFTs konstruiert ist, nicht vollständig die geforderte Leistung erreichen. Insbesondere ist es aktuell unmöglich, unter Verwendung konventioneller TFTs Hochgeschwindigkeitsschaltungen zu konstruieren, die bei extrem hohen Geschwindigkeiten (Megahertz bis Gigahertz) arbeiten sollen.

Um die Kristallinität eines kristallinen Siliziumfilms, der Korngrenzen aufweist (ein sogenannter polykristalliner Siliziumfilm), zu verbessern, haben die Erfinder Versuche durchgeführt, wie das bei einem halbamorphen Halbleiter (nicht geprüfte japanische Patentveröffentlichung Nr. 57-160121 etc.) und einen einbereichigen Halbleiter (nicht geprüfte japanische Patentveröffentlichung Nr. 8-139019) beispielhaft beschrieben wurde.

Das den Halbleiterfilmen, die in den obigen Veröffentlichungen beschrieben wurden, gemeinsame Konzept besteht darin, Korngrenzen im wesentlichen harmlos zu machen. Das heißt, die wichtigste Aufgabe bestand darin, im wesentlichen Korngrenzen zu eliminieren, um somit eine sanftere Bewegung der Träger (Elektronen oder Löcher) zu ermöglichen.

Die in den obigen Veröffentlichungen beschriebenen Halbleiterfilme sind jedoch noch immer ungenügend, wenn es darum geht, den logischen Schaltungen zu gestatten, den erforderlichen Hochgeschwindigkeitsbetrieb durchzuführen. Das heißt, um ein Leiterplattensystem (system-on-panel) zu verwirklichen, das logische Schaltungen einschließt, ist es notwendig, ein Material zu entwickeln, das unbekannt ist, das heißt, ein vollständig neues Material.

ZUSAMMENFASSUNG DER ERFINDUNG

Eine Aufgabe der vorliegenden Erfindung besteht darin, die obige Anforderung zu erfüllen, das heißt, einen Halbleiterdünnschicht zu liefern, mit dem eine Halbleitervorrichtung verwirklicht werden kann, die eine extrem gute Leistung aufweist, die eine Konstruktion einer solchen Hochgeschwindigkeitslogikschaltung gestattet, wie das konventionelle TFTs nicht liefern können, und eine Halbleitervorrichtung zu liefern, die einen solchen Halbleiterdünnschicht verwendet.

Die Erfindung liefert einen Halbleiterdünnschicht, der einen zusammengefügt Körper einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen darstellt, bei der die Oberflächenausrichtung ungefähr gleich der {100} Ausrichtung ist, und in dem nahezu alle Kristallgitter an jeder Korngrenze eine Kontinuität aufweisen.

Gemäß einem anderen Aspekt der Erfindung wird ein Halbleiterdünnschicht bereitgestellt, der ein zusammengefügt Körper einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen ist, wobei die Oberflächenausrichtung ungefähr gleich der {110} Ausrichtung ist, und worin nahezu alle Gitterränder, die erkannt werden, so liegen, daß sie jegliche Korngrenze unterschiedlicher Kristallkörner gerade queren und da kontinuierlich sind.

Die Erfindung bezieht sich auf Techniken für die Realisierung der obigen Halbleiterdünnschicht. Halbleitervorrichtung-

gen, die unter Verwendung der obigen jeweiligen Halbleiterdünnschichten erzeugt werden, haben die folgenden Merkmale:

- (1) Mindestens das Kanalausbildungsgebiet besteht aus einem Halbleiterdünnschicht, der ein zusammengefügt Körper einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen ist, wobei die Oberflächenausrichtung des Halbleiterdünnschichtes ungefähr gleich der {100} Ausrichtung ist, und wobei fast alle Kristallgitter des Halbleiterdünnschichtes eine Kontinuität an jeder Kristallgrenze aufweisen.
- (2) Mindestens das Kanalausbildungsgebiet besteht aus einem Halbleiterdünnschicht, der ein zusammengefügt Körper einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen ist, wobei die Oberflächenausrichtung des Halbleiterdünnschichtes ungefähr gleich der {110} Ausrichtung ist, und fast alle der Gitterränder des Halbleiterdünnschichtes, die erkannt werden, so liegen, daß sie jede Korngrenze verschiedener Kristallkörner gerade queren und dort kontinuierlich sind.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

Fig. 1A und **1B** sind HR-TEM Photographien vergrößerter Kristallkörner eines Halbleiterfilms;

Fig. 2A–2C zeigen schematisch Richtungsverhältnisse eines Kristalls;

Fig. 3A–3C sind Photographien und eine schematische Zeichnung, von denen jede ein elektronisches Strahlbeugungsmuster zeigt;

Fig. 4 ist eine Kurve, die eine elektrische Charakteristik eines Dünnschichttransistors zeigt;

Fig. 5 ist eine Kurve, die Frequenzcharakteristika eines Ringoszillators zeigt;

Fig. 6 ist eine Photographie, die ein Ausgangsspektrum eines Ringoszillators zeigt;

Fig. 7 ist eine Kurve, die eine Skalierungsregel zeigt;

Fig. 8A–8E und **9A–9D** zeigen ein Herstellungsverfahren eines Dünnschichttransistors gemäß einer ersten Ausführungsform der vorliegenden Erfindung;

Fig. 10A–10E zeigen ein Herstellungsverfahren eines Dünnschichttransistors gemäß einer vierten Ausführungsform der Erfindung;

Fig. 11A–11E zeigen ein Herstellungsverfahren eines Dünnschichttransistors gemäß einer fünften Ausführungsform der Erfindung;

Fig. 12A–12D, **13A–13D** und **14A–14C** zeigen ein Herstellungsverfahren eines aktiven Matrixsubstrats gemäß einer sechsten Ausführungsform der Erfindung;

Fig. 15A und **15B** zeigen Konfigurationen aktiver Matrixsubstrate gemäß einer siebten Ausführungsform der Erfindung;

Fig. 16A und **16B** zeigen Konfigurationen aktiver Matrixsubstrate gemäß einer achten Ausführungsform der Erfindung;

Fig. 17 ist eine Schnittansicht, die eine Flüssigkristallvorrichtung gemäß einer neunten Ausführungsform der Erfindung zeigt;

Fig. 18 ist eine perspektivische Ansicht eines aktiven Matrixsubstrats gemäß einer neunten Ausführungsform;

Fig. 19A–19F zeigen Beispiele elektronischer Vorrichtungen (Anwendungsprodukte) gemäß einer elften Ausführungsform der Erfindung;

Fig. 20 zeigt schematisch, wie das Kristallwachstum voranschreitet;

Fig. 21A und **21B** sind TEM-Photographien, die Kristallkörner eines Kristallsiliziumfilms zeigen;

Fig. 22A–22C zeigen ein Modell, das sich auf die Erzeugung und das Verschwinden von Defekten bezieht; und

Fig. 23 ist eine Kurve, die Konzentrationsprofile von C, N und O zeigt.

DETAILLIERTE BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORMEN

Die vorliegende Erfindung, wie sie oben zusammengefaßt wurde, wird nachfolgend im Detail unter Verwendung von Ausführungsformen beschrieben.

AUSFÜHRUNGSFORM 1

Diese Ausführungsform ist auf ein Herstellungsverfahren eines Halbleiterdünnschichtes gemäß der Erfindung und auf eine Halbleitervorrichtung (insbesondere eines TFTs) unter Verwendung des Halbleiterdünnschichtes als dessen aktiver Schicht gerichtet. Das Herstellungsverfahren wird hauptsächlich unter Bezug auf die **Fig. 8A–8E** bis **9A–9D** beschrieben. Nach der Beschreibung des Herstellungsverfahrens, hat man Kenntnis in Verbindung mit dem TFT dieser Erfindung erhalten, und es erfolgt eine Beschreibung seiner Kristallstruktur und seiner elektrischen Eigenschaften.

Als erstes wird ein Quarzsubstrat **801** als ein Substrat, das eine isolierende Oberfläche hat, vorbereitet. Ein Siliziumsubstrat, auf dem ein thermischer Oxidationsfilm ausgebildet wird, kann statt des Quarzsubstrates **801** verwendet werden. Weiterhin ist es möglich, einen amorphen Siliziumfilm auf einem Quarzsubstrat auszubilden, und ihn dann durch eine vollständige thermische Oxidation in einen isolierenden Film umzuwandeln. Weiterhin kann ein Quarzsubstrat, ein Keramiksubstrat oder ein Siliziumsubstrat verwendet werden, auf denen ein Siliziumnitridfilm als isolierendem Film ausgebildet wird.

Dann wird ein amorpher Siliziumfilm **802** mit einer solchen Dicke ausgebildet, daß die endgültige Dicke (das ist die Dicke nach der Dickenverminderung durch thermische Oxidation) einen Wert von 10–75 nm (vorzugsweise 15–45 nm) annimmt. Es ist wichtig, daß die Konzentrationen der Unreinheiten im Film während der Filmbildung sorgfältig gehandhabt werden.

In dieser Ausführungsform werden die Konzentration von C (Kohlenstoff), N (Stickstoff), O (Sauerstoff) und S (Schwefel), bei denen es sich um typische Unreinheiten im amorphen Siliziumfilm **802** handelt, so gehandhabt, daß sie weniger als 5×10^{18} Atome/cm³ (vorzugsweise 1×10^{18} Atome/cm³ oder weniger) betragen. Wenn irgendeine dieser Unreinheiten mit einer Konzentration höher als der obige Wert vorkommt, wird sie die Kristallisierung nachteilig beeinflussen und möglicherweise die Filmqualität nach der Kristallisierung vermindern.

Fig. 23 zeigt das Ergebnis einer SIMS-(sekundäre Ionenmassenspektroskopie)-Analyse, in welcher die Konzentrationen der Unreinheiten in einem amorphen Siliziumfilm, der unter den Bedingungen dieser Ausführungsform hergestellt wurde, gemessen wurde. Die Probe gestaltete sich derart, daß ein 0,5 µm dicker amorpher Siliziumfilm auf einem Siliziumwafer ausgebildet wurde. Wie man aus **Fig. 23** sieht, wurde darauf geachtet, daß die Konzentrationen des C, N und O innerhalb der obigen Bereiche liegen. Es sei angemerkt, daß in dieser Beschreibung die Konzentration eines Elements in einem Film durch einen Minimalwert in einem SIMS-Meßergebnis definiert wird.

Damit die Konzentrationen von C, N und O innerhalb der obigen Bereiche liegen, ist es wünschenswert, daß ein Niederdruck-CVD-Ofen, der in dieser Ausführungsform verwendet wird, einer Trockenreinigung auf regulärer Basis un-

terworfen wird, um seine Filmausbildungskammer sauber zu halten. Die Trockenreinigung kann durch das Einleiten eines CF_3 (Chlorfluorid) Gases mit 100–300 sccm durch den Ofen, der auf ungefähr 200–400°C aufgeheizt ist, und das Reinigen der Filmausbildungskammer durch Fluor, das durch eine thermische Zersetzung gebildet wird, erfolgen.

Nach dem Wissen der Erfinder können Ablagerungen (die hauptsächlich aus Materialien mit Silizium als Hauptkomponente bestehen) von ungefähr 2 µm Dicke vollständig innerhalb von 4 Stunden entfernt werden, wenn die Temperatur im Ofen auf 300°C und die Flußrate des CF_3 Gases auf 300 sccm festgesetzt wird.

Die Konzentration des Wasserstoffs im amorphen Siliziumfilm **802** ist auch ein sehr wichtiger Parameter; es scheint, daß ein Film mit besserer Kristallinität durch das Verringern des Wasserstoffgehaltes erhalten wird. Somit wird bevorzugt, daß der amorphe Siliziumfilm **802** durch eine Niederdruck-CVD ausgebildet wird. Es ist möglich, durch das Optimieren der Filmausbildungsbedingungen Plasma-CVDs zu benutzen.

Dann wird der Schritt der Kristallisierung des amorphen Siliziumfilms **802** durch Verwendung der Technik, die von den Erfindern entwickelt wurde, und die in der nicht geprüften japanischen Patentveröffentlichung Nr. 7-130652 beschrieben ist, deren gesamter Inhalt hiernüt durch Bezugnahme eingeschlossen wird, durchgeführt. Obwohl jede der Techniken, die in den ersten und zweiten Ausführungsformen dieser Veröffentlichung beschrieben sind, verwendet werden kann, sofern die vorliegende Erfindung betroffen ist, so wird die Technik der zweiten Ausführungsform (im Detail beschrieben in der nicht geprüften japanischen Patentveröffentlichung Nr. 8-78329) bevorzugt.

Gemäß der Technik, die in der Veröffentlichung Nr. 8-78329 beschrieben ist, wird ein erster Maskenisolationsfilm **803** für das Auswählen eines Katalysatorelementzugabegabes ausgebildet. Der Maskenisolationsfilm **803** hat eine Vielzahl von Öffnungen, durch die ein Katalysatorelement hinzugegeben wird. Die Position des Kristallgebietes kann durch diese Öffnungen bestimmt werden.

Dann wird eine Ni enthaltende Schicht **804** durch das Aufbringen einer Lösung, die Nickel (Ni) als Katalysatorelement für das Beschleunigen der Kristallisierung des amorphen Siliziumfilms **802** (siehe Fig. 8A) enthält, mittels Schleuderbeschichten ausgebildet. Beispiele verwendbarer Katalysatorelemente sind außer Nickel Kobalt (Co), Eisen (Fe), Palladium (Pd), Platin (Pt), Kupfer (Cu), Gold (Au) und Germanium (Ge).

Das Verfahren des Hinzufügens des Katalysatorelementes kann auch eine Ionenimplantierung oder eine Plasmadotierung sein, von denen jedes eine Widerstandsmaske verwendet. Diese Techniken sind bei der Konstruktion miniaturisierter Schaltungen wirksam, da die Verminderung des Gebietes, das durch das Katalysatorelementhinzufügungsgebiet belegt wird, und die Steuerung der Wachstumslänge des seitlichen Wachstumsgebietes leichter gemacht werden.

Nachdem der Katalysatorelementhinzufügungsschritt beendet wurde, wird eine Wasserstoffentfernung bei 450°C für 1 Stunde durchgeführt, und dann wird der amorphe Siliziumfilm **802** durch das Durchführen einer Hitzebehandlung bei 500–700°C (typischerweise 550–650°C) für 4–24 Stunden in einer inerten Atmosphäre oder einer Sauerstoffatmosphäre kristallisiert. In dieser Ausführungsform wird eine Hitzebehandlung bei 570°C für 14 Stunden in einer Stickstoffatmosphäre durchgeführt.

Zu dieser Zeit schreitet die Kristallisierung des amorphen Siliziumfilms **802** hauptsächlich bei den Kernen, die im mit Nickel angereicherten Gebiet **805** auftreten, fort, und es wird ein Kristallgebiet **806** als Ergebnis des Wachstums aus-

gebildet, das ungefähr parallel zur Oberfläche des Substrates **801** verläuft (siehe Fig. 8B). Die Erfinder nennen das Kristallgebiet **806** ein laterales Wachstumsgebiet. Das laterale Wachstumsgebiet ist vorteilhaft, da es als ganzes eine überlegene Kristallinität aufweist, da seine Ansammlung von Kristallen im allgemeinen eine gleiche Kristallinität aufweist.

Ein Gebiet, das laterales Wachstumsgebiet genannt werden kann, wird mikroskopisch auch in dem Fall ausgebildet, wenn die Technik, die in der ersten Ausführungsform der oben erwähnten Veröffentlichung Nr. 7-130652 beschrieben ist, verwendet wird. Diese Technik weist jedoch das Problem der Steuerbarkeit der Korngrenzen auf, da die Kerne nicht gleichmäßig in einer Ebene auftauchen.

Nachdem die Hitzebehandlung für die Kristallisierung beendet wurde, wird der Maskenisolationsfilm **803** entfernt, und eine Musterausbildung wird durchgeführt, um eine inselförmige Halbleiterschicht (aktive Schicht) **807** auszubilden, die aus einem Teil des lateralen Wachstumsgebietes **806** besteht.

Dann wird ein Gate-Isolationsfilm **808** ausgebildet, wobei es sich um einen Isolationsfilm handelt, der Silizium enthält. Die Dicke des Gate-Isolationsfilmes **808** kann im Bereich von 20–250 nm eingestellt werden, nachdem sie in einem späteren thermischen Oxidationsschritt erhöht wird. Das Filmausbildungsverfahren kann ein bekanntes Gasphasenverfahren (Plasma-CVD, Sputtern oder dergleichen) umfassen.

Dann wird, wie in Fig. 8C gezeigt, eine Hitzebehandlung (ein Katalysatorelementgetterverfahren) durchgeführt, um die Konzentration des Katalysatorelements (Nickel) zu vermindern. Bei dieser Hitzebehandlung wird ein Halogenelement in die Verarbeitungsatmosphäre eingeschlossen, um den Metallelementgettereffekt des Halogenelements zu verwenden.

Um den Gettereffekt des Halogenelements voll zu verwirklichen, ist es vorteilhaft, die Hitzebehandlung bei einer Temperatur von über 700°C durchzuführen. Bei 700°C oder weniger besteht die Möglichkeit, daß die Halogenverbindung in der Verarbeitungsatmosphäre kaum zersetzt wird, und man keinen Gettereffekt erhält.

In Anbetracht dessen wird die Hitzebehandlung bei einer Temperatur von über 700°C durchgeführt, vorzugsweise bei 800–1000°C (typischerweise 950°C), und die Verarbeitungszeit wird auf 0,1 bis 6 Stunden (typischerweise 0,5 bis 1 Stunde) festgesetzt.

In dieser Ausführungsform wird eine Hitzebehandlung bei 950°C für 30 Minuten in einer Atmosphäre, die 0,5 bis 10 Volumenprozent Wasserstoffchlorid (HCl) (in dieser Ausführungsform 3 Volumenprozent) bezüglich einer Sauerstoffatmosphäre enthält, durchgeführt. Eine höhere HCL-Dichte als die des oben angegebene Bereich ist nicht vorteilhaft, da Unebenheiten ausgebildet werden, deren Tiefe oder Höhe gleich ist der Dicke der aktiven Schicht **807**.

Außer HCL kann auch eine oder mehrere der Verbindungen typischer Halogenelemente, einschließlich HF, NF_3 , HBr, Cl_2 , CF_3 , BCl_3 , F_2 und Br_2 verwendet werden.

In diesem Schritt wird beachtet, daß Nickel in der aktiven Schicht **807** durch die Tätigkeit des Chlors gegetert und in die Luft in Form von Nickelchlorid, das flüchtig ist, entlassen wird. Nach der Ausführung dieses Schrittes ist die Konzentration von Nickel in der aktiven Schicht **807** auf 5×10^{17} Atome/cm³ oder weniger vermindert.

Der Wert 5×10^{17} Atome/cm³ stellt die untere Erkennungsgrenze von SIMS dar. In einer Analyse der TFTs, die experimentell durch die Erfinder hergestellt wurden, wurde kein Einfluß von Nickel auf die TFT Eigenschaften gefunden, wenn die Nickelsonzentration 1×10^{18} Atome/cm³ oder weniger (vorzugsweise 5×10^{17} Atome/cm³ oder weniger)

betrug. In dieser Beschreibung wird die Konzentration der Unreinheiten durch einen Minimalwert in einem SIMS-Messungsergebnis definiert.

Bei der obigen Hitzebehandlung schreitet die thermische Oxidationsreaktion an der Schnittstelle zwischen der aktiven Schicht **807** und dem Gate-Isolationsfilm **808** fort, wobei die Dicke des Gate-Isolationsfilms **808** so stark zunimmt, wie die Dicke eines sich ergebenden thermischen Oxidationsfilms. Durch das Ausbilden eines thermischen Oxidationsfilms in dieser Art, kann man eine Halbleiter/Isolationsfilm-Schnittstelle mit einer sehr kleinen Zahl von Schnittstellenzuständen erhalten. Die Hitzebehandlung liefert auch den Effekt, daß ein Fehler in der thermischen Oxidationsfilmbildung an den Enden der aktiven Schicht **807** (Kantenverdünnung) verhindert werden kann.

Zur Verbesserung der Filmqualität des Gate-Isolationsfilms **808** ist das Durchführen einer Hitzebehandlung bei 950°C für ungefähr 1 Stunde in einer Stickstoffatmosphäre nach der obigen Hitzebehandlung in einer Halogenatmosphäre vorteilhaft.

Es wurde durch eine SIMS-Analyse herausgefunden, daß das Halogenelement, das bei der Getter-Behandlung verwendet wurde, in der aktiven Schicht **807** mit einer Konzentration von 1×10^{15} bis 1×10^{20} Atomen/cm³ verbleibt. Es wurde durch eine SIMS-Analyse auch herausgefunden, daß das Halogenelement in einer hohen Konzentration zwischen der aktiven Schicht **807** und dem thermischen Oxidationsfilm, der durch die Hitzebehandlung ausgebildet wurde, besteht.

Wie bei den anderen Elementen zeigt eine SIMS-Analyse, daß die Konzentrationen typischer Unreinheiten von C, N, O und S weniger als 5×10^{18} Atome/cm³ (typischerweise 1×10^{18} Atome/cm³ oder weniger) betragen.

Danach wird ein (nicht gezeigter) Metallfilm, der Aluminium als Hauptkomponente aufweist, ausgebildet und dann in ein Gateelektrodenstarteil **809** ausgeformt (siehe Fig. 8D). In dieser Ausführungsform wird ein Aluminiumfilm, der Scandium in einer Konzentration von 2 Gewichtsprozent enthält, ausgeformt. Statt eines Aluminiumfilms kann auch ein Tantalfilm, ein leitender Siliziumfilm etc. verwendet werden.

In dieser Stufe wird eine Technik der Erfinder, die in der nicht geprüften japanischen Patentveröffentlichung Nr. 7-135318 beschrieben ist, deren gesamte Offenbarung hier durch Bezugnahme aufgenommen wird, verwendet. Diese Veröffentlichung beschreibt eine Technik des Ausbildens von Source- und Drain-Gebieten und Unreinheitsgebieten niedriger Konzentration in einer selbstausrichtenden Art durch das Verwenden eines Oxydfilms der durch eine Anodisierung gebildet wird.

Zuerst wird in einer Stufe, bei der eine (nicht gezeigte) Widerstandsmaske, die für die Musterausbildung des Aluminiumfilms verwendet wurde, so gelassen wird, wie sie ist, eine Anodisierung in einer wäßrigen 3% Oxalsäurelösung durchgeführt, wobei ein poröser anodischer Oxydfilm **810** ausgebildet wird.

Die Dicke des porösen anodischen Oxydfilms **810** nimmt mit der Oxidationszeit zu. Da die Widerstandsmaske auf der oberen Oberfläche verbleibt, wird der poröse anodische Oxydfilm **810** nur auf den Seitenflächen des Gateelektrodenstarteils **809** ausgebildet. Gemäß der Technik der Veröffentlichung Nr. 7-135318 entspricht die Filmdicke der Länge der Verunreinigungsgebiete niedriger Konzentration (von denen eines als LDD-Gebiet bezeichnet wird). In dieser Ausführungsform wird die Anodisierung unter solchen Bedingungen durchgeführt, daß die Filmdicke 700 nm beträgt.

Dann wird nach Entfernen der (nicht gezeigten) Wider-

standsmaske, eine Anodisierung in einem Elektrolyt durchgeführt, das man durch das Mischen von Weinsäure (3%) in eine Ethylenglycollösung erhält. Als Ergebnis wird ein dichter, nicht poröser anodischer Oxidschichtfilm **811** ausgebildet. Da das Elektrolyt den porösen anodischen Oxydfilm **810** durchdringt, wird der anodische Oxydfilm **811** auch innerhalb des porösen anodischen Oxydfilms **810** ausgebildet.

Die Dicke des nicht porösen anodischen Oxydfilms **811** wird durch die angewandte Spannung bestimmt. In dieser Ausführungsform wird die Anodisierung mit einer Spannung von 80 V durchgeführt, um eine Filmdicke von ungefähr 100 nm zu liefern.

Ein Aluminiumfilm **812**, der nach den obigen beiden Anodisierungsschritten verbleibt, dient im wesentlichen als Gate-Elektrode.

Nachdem der Zustand der Fig. 8E auf die obige Weise erreicht wurde, wird der Gate-Isolationsfilm **808** durch ein Trockenätzen durch das Verwenden der Gate-Elektrode **812** und dem porösen anodischen Oxydfilm **810** als Maske weggeätzt. Dann wird der poröse anodische Oxydfilm **810** entfernt. Die Endteile eines sich ergebenden Gate-Isolationsfilms **813** stehen in der Dicke des porösen anodischen Oxydfilms **810** vor (siehe Fig. 9A).

Dann wird ein Schritt des Hinzufügens eines Verunreinigungselements für das Erzeugen eines Leitfähigkeitstyps durchgeführt. Das Verunreinigungselement kann P (Phosphor) oder As (Arsen) für die n-Typ Leitfähigkeit und B (Bor) für die p-Typ Leitfähigkeit sein.

In diesem Schritt wird das erste Hinzufügen einer Verunreinigung mit einer hohen Beschleunigungsspannung durchgeführt, um n⁺ Gebiete **814** und **815** auszubilden. Da die Beschleunigungsspannung ungefähr 80 kV beträgt, wird das Verunreinigungselement nicht nur auf die offengelegten Teile der aktiven Schicht sondern auch auf Teile der aktiven Schicht, die unter den offengelegten Endteilen des Gate-Isolationsfilms **813** (siehe Fig. 9B) liegen, hinzugefügt. Die Einstellungen werden so vorgenommen, daß die n⁺ Gebiete **814** und **815** eine Verunreinigungskonzentration von 1×10^{18} bis 1×10^{19} Atome/cm³ aufweisen.

Es wird dann ein zweites Hinzufügen von Verunreinigungen bei einer niedrigen Beschleunigungsspannung durchgeführt, um n⁺ Gebiete **816** und **817** auszubilden. Da die Beschleunigungsspannung nur ungefähr 10 kV beträgt, dient der Gate-Isolationsfilm **813** als eine Maske (siehe Fig. 9C). Die Einstellungen werden so vorgenommen, daß n⁺-Gebiete **816** und **817** einen Flächenwiderstand von 500 Ω oder weniger (vorzugsweise 300 Ω oder weniger) aufweisen.

Unter den Unreinheitsgebieten, die durch den obigen Schritt ausgeformt wurden, werden die n⁺-Gebiete zu einem Source-Gebiet **816** und einem Drain-Gebiet **817**, und die n⁻-Gebiete werden Verunreinigungsgebiete **818** niedriger Konzentration. Da das Verunreinigungselement nicht zum Teil der aktiven Schicht direkt unter der Gate-Elektrode **813** hinzugefügt wird, so wird dieser Teil im wesentlichen ein eigenleitendes Kanalausbildungsgebiet **819**.

Wegen des Effektes des Schwächens eines starken elektrischen Feldes, das sich zwischen dem Kanalausbildungsgebiet **819** und dem Drain-Gebiet **817** entwickelt, wird das Verunreinigungsgebiet **818** ein LDD-(leicht dotiertes Drain-)Gebiet genannt.

Nachdem die aktive Schicht auf obige Art vervollständigt wurde, wird das Verunreinigungselement durch eine Kombination einer Ofenausglühung, einer Laserausglühung, einer Lampenausglühung etc. aktiviert. Zur selben Zeit wird die Beschädigung der aktiven Schicht, die im Verunreinigungselementhinzufügungsschritt verursacht wurde, repariert.

Dann wird ein 500 nm dicker Zwischenschichtisolations-

film 820 ausgebildet, bei dem es sich um einen Siliziumdioxidfilm, einen Siliziumnitridfilm, einen Siliziumoxynitridfilm, einen organischen Harzfilm oder einen mehrlagigen Film davon handeln kann.

Polyimid, Acryl, Polyamid, Polyimidamid oder dergleichen können als organisches Harzfilmmaterial verwendet werden. Die Verwendung eines organischen Harzfilms ist in den folgenden Punkten vorteilhaft. Beispielsweise kann ein Film leicht ausgebildet werden (1), ein Dickfilm kann leicht ausgebildet werden (2), die parasitäre Kapazität kann durch dessen kleine relative Dielektrizitätskonstante vermindert werden (3), und die Flachheit ist hoch (4).

Dann werden, nachdem Kontaktlöcher ausgebildet sind, eine Source-Elektrode 821 und eine Drain-Elektrode 822 ausgebildet. Schließlich wird die ganze Vorrichtung durch das Erhitzen des ganzen Substrats bei 350°C für 1-2 Stunden in einer Wasserstoffatmosphäre hydriert, wobei freie Bindungen in den Filmen (insbesondere in der aktiven Schicht) abgeschlossen werden.

Ein TFT, der eine in Fig. 9D gezeigte Struktur hat, wird somit hergestellt. Die Merkmale des so hergestellten TFT werden nachfolgend beschrieben.

KENNTNISSE ÜBER DIE KRISTALLSTRUKTUR DER AKTIVEN SCHICHT

Mikroskopisch hat eine aktive Schicht, die durch das obige Herstellungsverfahren ausgebildet wurde, eine Kristallstruktur, in welcher eine Vielzahl von stabförmigen oder flachstabförmigen Kristallen nahezu parallel zueinander in einer solchen Regelmäßigkeit angeordnet sind, daß sie in eine bestimmte Richtung gerichtet sind. Dies kann leicht durch eine Beobachtung mittels eines TEM-(Transmissions-elektronenmikroskop)-Verfahrens bestätigt werden.

Fig. 1A ist eine HR-TEM (hochauflösende Transmissions-elektronenmikroskop)-Photographie mit einem Vergrößerungsfaktor von acht Millionen einer Korngrenze zwischen stabförmigen und flachstabförmigen Kristallen. In dieser Beschreibung ist eine Korngrenze definiert als eine Grenze, die an einer Schnittstelle ausgebildet ist, wo stabförmige oder flachstabförmige Kristalle miteinander in Kontakt treten, und sie unterscheidet sich somit von einer makroskopischen Korngrenze, die durch die Kollision lateraler Wachstumsgebiete ausgebildet wird.

Das oben erwähnte HR-TEM-Verfahren ist eine Technik, in welcher ein Elektronenstrahl vertikal auf eine Probe angewandt wird, und eine Anordnung von Atomen oder Molekülen wird durch das Verwenden von Interferenzen zwischen den ausgesendeten Elektronen oder den elastisch zerstreuten Elektronen ausgewertet.

Beim HR-TEM Verfahren kann ein Anordnungszustand von Kristallgittern als Gitterrand erkannt werden. Somit kann durch Beobachten von Korngrenzen ein Bindungszustand der Atome an Korngrenzen geschätzt werden. Obwohl ein Gitterrand wie schwarze und weiße Streifen erscheint, werden solche Streifen durch einen Unterschied im Kontrast verursacht, wobei sie keine Atompositionen anzeigen.

Fig. 1A ist eine typische HR-TEM Photographie eines kristallinen Siliziumfilms, den man durch die Erfindung erhält, und sie zeigt einen Zustand, bei dem zwei verschiedene Kristallkörner einander an einer Korngrenze kontaktieren, die von links oben nach rechts unten verläuft. Die zwei Kristallkörner haben ungefähr eine {110} Ausrichtung, obwohl ein kleiner Unterschied zwischen ihren Kristallachsen existiert.

Wie später beschrieben wird, zeigt eine Untersuchung einer Vielzahl von Kristallkörnern durch einen Elektronenstrahlbeugung, daß fast alle Kristallkörner ungefähr eine

{110} Ausrichtung haben.

Viele der untersuchten Kristallkörner sollten eine (011) Oberfläche und eine (101) Oberfläche haben, wobei diese äquivalenten Oberflächen zusammen durch eine {110} Oberfläche dargestellt werden. Dies wird kurz unter Bezug auf die Fig. 2A-2C beschrieben.

Fig. 2A zeigt schematisch ein Kristallkorn, dessen Kristalloberfläche eine {110} Ebene darstellt (die Kristallachse beträgt $\langle 110 \rangle$). Eine {110} Kristalloberfläche umfaßt eine $\langle 111 \rangle$ Achse, eine $\langle 100 \rangle$ Achse, etc.

Die Notation der Fig. 2A ist ein Beispiel einer Indexnotation, basierend auf der Mengenlehre. Die Fig. 2B und 2C zeigen Beispiele, die eine strenge Indexnotation verwenden. Beispielsweise sind die Kristallachsen [110] und [01-1] äquivalent zueinander und werden zusammen dargestellt durch $\langle 110 \rangle$.

Die Notation, wie [01-1], wird in dieser Beschreibung für eine leichtere Beschreibung verwendet, wobei das Zeichen "-" statt eines logischen Symbols verwendet wird, das eine Inversion darstellt.

Da eine Diskussion, die strenge Kristallrichtungen (Kristallachsen) verwendet, zu verschiedenen Wegen des Verständnisses führt, wie das oben beispielhaft ausgeführt wurde, wird die Indexnotation, basierend auf der Mengenlehre in der folgenden Beschreibung verwendet, was auch zur Vereinfachung der Beschreibung dient. Es sollte klar sein, daß dieselben physikalischen Eigenschaften in allen äquivalenten Kristalloberflächen erhalten werden.

Übrigens werden, wie das in Fig. 1A gezeigt ist, Gitterränder, die den {111} und {100} Ebenen entsprechen, in der Oberfläche gefunden. Der Satz "ein Gitterrand, der der {111} Ebene entspricht" bedeutet einen Gitterrand, in welcher eine {111} Oberfläche als Querschnitt erscheint, den man erhält, wenn man ein Kristallkorn entlang des Gitterrandes schneidet. Welcher Ebene ein Gitterrand entspricht, kann, basierend auf Intervallen des Gitterrandes, leicht geprüft werden (vereinfachtes Verfahren).

Eine Vielzahl von Gitterrändern, die vertikal, horizontal und schräg verlaufen, findet man beim oberen Kristallkorn der Fig. 1A, während man nur ein Gitterrand im unteren Kristallkorn findet. Es wird angenommen, daß dies durch den Einfluß einer Elektronenstrahlanwendungsrichtung während der TEM-Beobachtung bedingt ist. Das heißt, beim oberen Kristallkorn wird ein Elektronenstrahl vertikal auf die Kristalloberfläche angewandt, und somit werden eine Vielzahl von Gitterrändern in der Oberfläche gefunden. Andererseits wird, da das untere Kristallkorn leicht gegenüber dem oberen Kristallkorn geneigt ist, ein Elektronenstrahl nicht vertikal auf das untere Kristallkorn ausgeübt, was es nur gestattet, einen speziellen Gitterrand zu erkennen.

Die Aufmerksamkeit wird nun auf die Gitterränder gerichtet, die der {111} Ebene entsprechen. Wie man aus Fig. 1A sieht, ist einer der beiden Gitterränder des oberen Kristallkorns, das der {111} Ebene entspricht, parallel zum Gitterrand des unteren Kristallkorns, das der {111} Ebene entspricht, angeordnet.

Die Gitterränder der zwei unterschiedlichen Kristallkörner sind miteinander verbunden, so daß die Korngrenze unabhängig vom Vorhandensein der Korngrenze gequert wird. Das heißt, die meisten der Streifen, die die Korngrenze queren, erstrecken sich gerade und kontinuierlich, obwohl sie zu verschiedenen Kristallkörnern gehören. Dies trifft für willkürlich ausgewählte Korngrenzen zu. Neunzig Prozent (vorzugsweise 95% oder mehr) aller Gitterränder oder mehr weisen ein Kontinuität an den Korngrenzen auf.

Dieser Typ einer Kristallstruktur ist das bemerkenswertere Merkmal eines kristallinen Siliziumfilms der Erfindung, und es stellt eine Kristallstruktur dar, die eine Korngrenze

verwirklicht, die die Erfinder erhalten wollten.

Dieser Typ einer Kristallstruktur (korrekter, einer Korngrenzstruktur) zeigt an, daß zwei verschiedene Kristallkörner miteinander an der Korngrenze mit einem sehr hohen Passungsgrad zusammengefügt werden. Das heißt, Kristallgitter werden kontinuierlich miteinander an den Korngrenzen verbunden, und Fallenzustände durch Kristalldefekte etc. treten weniger wahrscheinlich auf. Mit anderen Worten, die Kristallgitter weisen eine Kontinuität an den Korngrenzen auf.

Zum Vergleich ist eine HR-TEM Photographie eines konventionellen Hochtemperatur-Polysiliziumfilms in Fig. 1B gezeigt. Im Falle der Fig. 1B, der später beschrieben wird, hat die Kristalloberfläche keine Regelmäßigkeit, und die Kristallkörner haben keine solche Ausrichtung, die durch die $\{110\}$ Ebene bestimmt wird. Im Vergleich mit der Fig. 1A werden jedoch Kristallkörner beobachtet, die eine Gitterrand haben, der der $\{111\}$ Ebene entspricht.

In Fig. 1B findet man nur einen Gitterrand für jedes der oberen und unteren Kristallkörner. Das rührt vom oben beschriebenen Grund her. Eine Messung der Intervalle der Gitterränder gemäß demselben Verfahren, das oben beschrieben wurde, zeigt, daß jeder der Gitterränder der oberen und unteren Kristallkörner der $\{111\}$ Ebene entspricht, wie das in Fig. 1B gezeigt ist.

Die zwei Gitterränder sind jedoch nicht parallel zueinander, wie man das aus Fig. 1B sieht, und somit unterscheidet sich die Kristallstruktur dieser Probe klar von der Probe der Fig. 1A.

Weiterhin enden, wie das durch die Pfeile in Fig. 1B angezeigt ist, viele Streifen an der Korngrenze. Da freie Bindungen (die als Kristalldefekte angesehen werden) an solchen Positionen existieren würden, ist es sehr wahrscheinlich, daß Störstellenzustände dort ausgeformt werden, die die Trägerbewegung stören.

Wie oben beschrieben wurde, sind Gitter im kristallinen Siliziumfilm der Erfindung an den Korngrenzen kontinuierlich, und es werden keine Kristalldefekte obiger Art gefunden. Dies beweist auch, daß der kristalline Siliziumfilm der Erfindung ein Halbleiterfilm ist, der sich klar vom konventionellen Hochtemperatur-Polysiliziumfilm unterscheidet.

Die Fig. 3A-3C zeigen die Ergebnisse einer Untersuchung eines kristallinen Siliziumfilms der Erfindung durch eine Elektronenstrahlbeugung. Fig. 3A zeigt ein typisches Elektronenstrahlbeugungsmuster eines kristallinen Siliziumfilms der Erfindung und Fig. 3B zeigt ein typisches Elektronenstrahlbeugungsmuster eines konventionellen Hochtemperaturpolysiliziumfilms als Vergleich.

Da die Messungen mit dem Durchmesser eines Elektronenstrahlstrahlungskegels durchgeführt wurden, der auf $1,35 \mu\text{m}$ festgesetzt wurde, können die Fig. 3A und 3B angesehen werden, als hätten sie genügend makroskopische Information verglichen mit der Information des Gitterrandniveaus.

Fig. 3C ist ein Elektronenstrahlbeugungsmuster, das man erhält, wenn ein Elektronenstrahl vertikal auf eine $\{110\}$ Oberfläche des einkristallinen Siliziums gerichtet wird. Gewöhnlicherweise wird die Ausrichtung einer beobachteten Probe durch das Vergleichen eines solchen Elektronenstrahlbeugungsmusters und eines Beobachtungsergebnisses geschätzt.

Im Falle der Fig. 3A erscheinen Beugungspunkte, die dem $\langle 110 \rangle$ Einfall entsprechen, wie das in Fig. 3C gezeigt ist, relativ klar, und es wird bestätigt, daß die Kristallachse eine $\langle 110 \rangle$ Achse ist (die Kristalloberfläche ist eine $\{110\}$ Oberfläche).

Die jeweiligen Beugungspunkte haben leichte Streubereiche auf konzentrischen Kreisen, wobei angenommen wird,

daß dies durch eine gewisse Verteilung des Rotationswinkels um die Kristallachse verursacht wird. Aus den Mustern der jeweiligen Beugungspunkte wird geschätzt, daß sich der Streubereich innerhalb von 5° befindet.

Unter vielen beobachteten Beugungsmustern, sind welche, die einen Teil aufweisen, bei dem keine Beugungspunkte existieren (auch Fig. 3A hat einen Teil, bei dem keine Beugungspunkte existieren). Dies kann am wahrscheinlichsten folgendermaßen erklärt werden. Ein Teil des Beugungsmusters wird nicht erkannt, da eine Probe angenähert eine $\{110\}$ Orientierung aufweist, aber ihre Kristallachse leicht von der $\langle 110 \rangle$ Achse abweicht.

Basierend auf der Tatsache, daß eine Kristalloberfläche nahezu immer eine $\{111\}$ Ebene umfaßt, schließen die Erfinder, daß das obige teilweise Fehlen von Beugungspunkten durch eine Abweichung des Drehungswinkels um die $\langle 111 \rangle$ Achse verursacht wird.

Andererseits haben im Falle des Elektronenstrahlbeugungsmusters der Fig. 3B Beugungspunkte keine klare Regelmäßigkeit und sind nahezu zufällig ausgerichtet; mit anderen Worten, es wird angenommen, daß Kristalle, die verschiedene Arten von Ebenenausrichtungen aufweisen, die sich von der $\{110\}$ Ausrichtung unterscheiden, in unregelmäßiger Art gemischt sind.

Wie das durch die obigen Beobachtungsergebnisse angezeigt ist, hat der kristalline Siliziumfilm der Erfindung die Merkmale, daß fast alle Kristallkörner ungefähr die $\{110\}$ Ausrichtung aufweisen, und daß die Gitter eine Kontinuität an den Korngrenzen aufweisen. Diese Merkmale fehlen bei einem konventionellen Polysiliziumfilm.

Der Grund, warum nahezu alle Kristallkörner ungefähr die $\{110\}$ Orientierung aufweisen, wird aus der Beschreibung der nicht geprüften japanischen Patentveröffentlichung Nr. 7-321339 der Erfinder, deren gesamter Inhalt hier durch Bezugnahme eingeschlossen wird, deutlich.

Es wurde anhand von TEM-Photographien bestätigt, daß wenn ein amorpher Siliziumfilm kristallisiert wird, stabförmige oder flachstabförmige Kristalle (die auch als nadelförmige oder säulenförmige Kristalle bezeichnet werden), die ungefähr parallel zum Substrat wachsen, eine $\langle 111 \rangle$ Achse als Wachstumsrichtung aufweisen. Dies ist schematisch in Fig. 20 dargestellt.

Wo ein amorpher Siliziumfilm unter Verwendung von Ni als Katalysatorelement kristallisiert wird, schreitet das Kristallwachstum in der $\langle 111 \rangle$ Achsenrichtung fort, wobei NiSi_2 Ablagerungen als Zwischenstücke dienen. Es wird angenommen, daß dies durch die Tatsache verursacht wird, daß in den Kristalloberflächen von NiSi_2 und Si die $\{111\}$ Ebenen solche Strukturen haben, um einen hohen Anpassungspegel zu liefern.

Da die Innenseite eines stabförmigen oder flachstabförmigen Kristallwachstums im wesentlichen als ein Einkristall angesehen werden kann, wird er als c-Si (Kristallsilizium) in Fig. 20 bezeichnet.

Obwohl verschiedene Arten von Ebenen auf den Seitenoberflächen eines stabförmigen oder flachstabförmigen Kristalls, der in der $\langle 111 \rangle$ Achsenrichtung gewachsen ist, ausgebildet werden können (das heißt, Oberflächen parallel zur Wachstumsrichtung), ist es am wahrscheinlichsten, daß die $\{110\}$ Ebene auftaucht. Dies kommt daher, daß die $\{110\}$ Ebene die größte Atomdichte unter den Ebenen hat, die auf den Seitenoberflächen ausgebildet werden können.

Aus dem obigen Grund erscheint in einem Kristallkorn, das mit einer $\{111\}$ Oberfläche als sein Kopf gewachsen ist, wie dies im Falle der Erfindung stattfindet (das heißt, ein Kristallkorn, das in der $\langle 111 \rangle$ Achsenrichtung gewachsen ist), eine $\{110\}$ Ebene als eine Oberfläche (das ist eine Beobachtungsoberfläche).

Die Erfinder führten Röntgenbeugungsmessungen gemäß dem Verfahren, wie es in der Veröffentlichung Nr. 7-321339 (dessen Inhalt hiermit durch Bezugnahme eingeschlossen wird) beschrieben ist, durch und berechneten Ausrichtungsverhältnisse der kristallinen Siliziumfilme der Erfindung. Diese Veröffentlichung definiert das Ausrichtungsverhältnis durch ein Berechnungsverfahren, das durch Gleichung (1) ausgedrückt wird:

- (220) Ausrichtungsexistenzverhältnis = 1 (konstant)
 (111) Ausrichtungsexistenzverhältnis = (relative Intensität von {111} einer Probe zu {220})/(relative Intensität von {111} eines Puders zu {220})
 {311} Ausrichtungsexistenzverhältnis = (relative Intensität von {311} einer Probe zu {220})/(relative Intensität von {311} eines Puders zu {220})
 {220} Ausrichtungsverhältnis = {220} Ausrichtungsexistenzverhältnis / ({220} Ausrichtungsexistenzverhältnis + {111} Ausrichtungsexistenzverhältnis + {311} Ausrichtungsexistenzverhältnis).

Obwohl die Kristalloberfläche als die {220} Ebene in den Messungen erkannt wurden, ist sie natürlich äquivalent zur {110} Ebene. Die Messungen zeigen, daß die {110} Ebene die Hauptausrichtungsebene ist, und daß das Ausrichtungsverhältnis 0,7 oder mehr (typischerweise 0,9 oder mehr) beträgt.

Wie oben beschrieben wurde, hat der kristalline Siliziumfilm der Erfindung eine Kristallstruktur, die sich vollständig von der des konventionellen Polysiliziumfilms unterscheidet, basierend darauf man sagen kann, daß der kristalline Siliziumfilm der Erfindung ein vollständig neuer Halbleiterfilm ist.

Bei der Ausbildung eines Halbleiterdünnschichtfilms gemäß der Erfindung, spielt der Ausglühschritt (in dieser Ausführungsform der Schritt der Fig. 8C), der bei einer Temperatur ausgeführt wird, die gleich oder höher als die Kristallisationstemperatur ist, eine wichtige Rolle bei der Verminderung von Defekten in den Kristallkörnern. Dies wird nachfolgend beschrieben.

Fig. 21A ist eine TEM-Photographie mit einem Vergrößerungsfaktor von 250 000 eines kristallinen Siliziumfilms zum Zeitpunkt, wenn der Kristallisationsschritt der Fig. 8B beendet wurde. Es wurde ein Zickzack-Defekt (der durch einen Pfeil angedeutet ist) in den Kristallkörnern gefunden (die schwarzen und weißen Teile erscheinen durch einen Kontrastunterschied).

Obwohl der Defekt dieses Typs hauptsächlich ein Stapelfehler ist, der durch eine fehlerhafte Stapelordnung der Atome in der Siliziumgitterebene verursacht wird, kann es sich um eine Verschiebung oder irgend einen anderen Defekt handeln. Der Defekt der Fig. 21A scheint ein Stapelfehler zu sein, der eine defekte Oberfläche parallel zur {111} Ebene aufweist, wie das aus der Tatsache geschlossen werden kann, daß der Zickzack-Defekt um ungefähr 70° gebogen ist.

Andererseits hat, wie das in Fig. 21B gezeigt ist, ein kristalliner Siliziumfilm der Erfindung, der mit demselben Vergrößerungsfaktor betrachtet wird, nahezu keine Defekte von Stapelfehlern, Verschiebungen, etc. in Kristallkörnern und er hat somit eine sehr hohe Kristallinität. Diese Tendenz gilt für die gesamte Filmoberfläche. Obwohl es aktuell schwierig ist, die Zahl der Defekte zu Null zu machen, ist es möglich, sie immerhin auf einen solchen Pegel zu vermindern, der im wesentlichen als null angesehen werden kann.

Das heißt, der kristalline Siliziumfilm der Fig. 21B kann als Einkristall betrachtet werden, oder er kann hauptsächlich so betrachtet werden, da die Zahl der Defekte in den Kri-

stallkörnern auf einen fast vernachlässigbaren Pegel vermindert wurde, und Kongenzen durch ihre hohe Kontinuität niemals zu Barrieren gegenüber einer Trägerbewegung werden.

Wie oben beschrieben wurde, unterscheiden sich, obwohl die Kristallsiliziumfilme, die in den Photographien der Fig. 21A und 21B gezeigt sind, nahezu dieselben bezüglich ihrer Kontinuität sind, diese Filme stark in der Zahl der Defekte in den Kristallkörnern. Die Tatsache, daß der Kristallsiliziumfilm der Erfindung weit überlegene elektrische Eigenschaften gegenüber dem Kristallsiliziumfilm der Fig. 21A zeigt, rührt hauptsächlich vom Unterschied der Anzahl der Defekte her.

Aus den obigen Diskussionen wird verständlich, daß der Schritt der Fig. 8C unverzichtbar für die Erfindung ist. Der Anmelder nimmt das folgende Modell für die Erscheinungen an, die bei diesem Schritt auftreten.

Als erstes werden im Zustand der Fig. 21A Atome des Katalysatorelements (typischerweise Nickel) an Defekten (hauptsächlich Stapelfehlern) in Kristallkörnern auskristallisiert. Das heißt, es wird angenommen, daß dort viele Si-Ni-Bindungen existieren.

Wenn das Katalysatorelementgetterverfahren ausgeführt wird, werden Ni-Atome, die an den Defekten vorhanden sind, entfernt, und Si-Ni Bindungen werden gelöst. Überschüssige Bindungen der Si Atome bilden sofort Si-Si Bindungen, um einen stabilen Zustand zu errichten. Die Defekte verschwinden auf diese Art.

Es ist bekannt, daß Defekte in einem Kristallsiliziumfilm verschwinden, wenn eine Hochtemperaturausglühung durchgeführt wird. Es wird daraus geschlossen, daß in der Erfindung die Siliziumrekombination sanfter verläuft, da viele freie Bindungen bei der Auflösung der Si-Ni Bindungen erzeugt werden.

Weiterhin wird angenommen, daß überschüssige Siliziumatome, die zur selben Zeit erzeugt werden, wenn der Kristallsiliziumfilm thermisch oxidiert wird, zu Defekten wandern und stark zur Ausbildung von Si-Si Bindungen beitragen. Dies bildet auch die Erklärung dafür, warum ein Hochtemperaturpolysiliziumfilm nur eine schmale Anzahl von Defekten in Kristallkörnern aufweist.

Der Anmelder nimmt auch ein Modell an, bei dem die Hitzebehandlung bei einer Temperatur, die höher (typischerweise 700–1100°C) als die Kristallisationstemperatur liegt, bewirkt, daß der Kristallsiliziumfilm an der darunterliegenden Oberfläche befestigt wird, um das Anhaften daran zu verstärken, was wiederum bewirkt, daß Defekte verschwinden.

Der Kristallsiliziumfilm und der Siliziumoxydfilm als der darunterliegende Film unterscheiden sich voneinander im thermischen Ausdehnungskoeffizient um einen Faktor, der etwas kleiner ist als 10. Somit wird, nachdem der amorphe Siliziumfilm in den kristallinen Siliziumfilm umgewandelt wurde (siehe Fig. 21A) eine sehr starke Spannung auf den kristallinen Siliziumfilm während dessen Abkühlung ausgeübt.

Dies wird nachfolgend unter bezug auf die Fig. 22A–22C erläutert. Fig. 22A zeigt einen Hitzeverlauf, dem ein Kristallsiliziumfilm nach dem Kristallisationsschritt unterworfen wird. Zuerst wird ein Kristallsiliziumfilm, der bei einer Temperatur t_1 kristallisiert wurde, während einer Abkühldauer (a) auf Raumtemperatur abgekühlt.

Fig. 22B zeigt den Kristallsiliziumfilm, der sich in der Mitte der Abkühldauer (a) befindet. Die Bezugswerte 1050 und 1051 bezeichnen ein Quarzsubstrat beziehungsweise einen Kristallsiliziumfilm. In diesem Zustand wird angenommen, daß die Haftung zwischen dem Kristallsiliziumfilm 1051 und dem Quarzsubstrat 1050 an der Schnittstelle 1052

nicht hoch ist, wodurch viele Innenkorndefekte auftreten.

Das heißt, es wird angenommen, daß der Kristallsiliziumfilm 1051, dem eine Spannung durch den Unterschied des thermischen Ausdehnungskoeffizienten auferlegt wird, sich sehr wahrscheinlich auf dem Quarzsubstrat 1050 bewegt, und Defekte 1053, wie Stapelfehler und Verschiebungen werden durch so eine Kraft als Zugspannung leicht bewirkt.

Der Kristallsiliziumfilm, der in der obigen Art erhalten wird, befindet sich im Zustand der Fig. 21A. Danach wird der Katalysatorelementgetterschritt bei einer Temperatur t_2 durchgeführt, wie das in Fig. 22A gezeigt ist, wobei die Defekte im Kristallsiliziumfilm aus den obigen Gründen verschwinden.

In diesem Schritt ist es wichtig, daß im Katalysatorelementgetterschritt der Kristallsiliziumfilm auf dem Quarzsubstrat 1050 befestigt wird, um seine Anhaftung daran zu verbessern. Das heißt, der Getterschritt dient auch als Schritt zum Befestigen des Kristallsiliziumfilms auf dem Quarzsubstrat 1050 (darunterliegendes Teil).

Nach Beendigung des Getter- und Fixierschrittes wird der Kristallsiliziumfilm während einer Kühlungsdauer (b) auf Raumtemperatur abgekühlt. Im Gegensatz zur Kühlungsdauer (a) nach dem Kristallisationsschritt befindet sich im Kühlungsschritt (b) eine Schnittstelle 1055 zwischen dem Quarzsubstrat 1050 und dem ausgeglühten Kristallsiliziumfilm 1054 in einem Zustand einer sehr großen Anhaftung (siehe Fig. 22C).

Wo die Anhaftung so hoch ist, wird der Kristallsiliziumfilm 1054 vollständig auf dem Quarzsubstrat 1050 befestigt, und somit bewirkt eine Spannung, die auf den Kristallsiliziumfilm 1054 während der Kühlungsdauer (b) ausgeübt wird, keine Defekte. Das heißt, es kann verhindert werden, daß Defekte wieder erzeugt werden.

Obwohl Fig. 22A das Verfahren zeigt, in welcher die Temperatur auf die Raumtemperatur nach dem Kristallisationsschritt vermindert wird, kann der Getter- und Befestigungsschritt durch ein Erhöhen der Temperatur sofort nach dem Beenden des Kristallisationsschrittes durchgeführt werden. Ein solches Verfahren kann auch einen Kristallsiliziumfilm der Erfindung erzeugen.

Der Kristallsiliziumfilm der Erfindung, der auf die obige Art erhalten wird (siehe Fig. 21B), weist das Merkmal auf, daß die Zahl der Defekte in den Kristallkörnern viel kleiner als im Kristallsiliziumfilm ist, der dem Kristallisationsschritt unterzogen wird (siehe Fig. 21A).

In einer Elektronenspinresonanzanalyse (ESR) erscheint der Unterschied in der Zahl der Defekte als ein Unterschied in der Spin-Dichte. Aktuell wurde deutlich, daß die Spin-Dichte eines Kristallsiliziumfilms der Erfindung maximal 5×10^{17} Spins/cm³ oder weniger (vorzugsweise 3×10^{17} Spins/cm³ oder weniger) beträgt. Da dieser Meßwert jedoch dicht an der Erkennungsgrenze der aktuell verfügbaren Meßinstrumente liegt, wird angenommen, daß die tatsächliche Spin-Dichte sogar noch niedriger liegt.

Der Kristallsiliziumfilm der Erfindung, der die obige Kristallstruktur und die Merkmale aufweist, wird ein kontinuierlicher Kornsiliziumfilm (CGS) genannt.

KENNTNISSE ÜBER DIE ELEKTRISCHEN EIGENSCHAFTEN EINES TFT

Ein TFT, der unter Verwendung eines kristallinen Siliziumfilms, der in der oben beschriebenen Art ausgeformt wurde, für seine aktive Schicht hergestellt wurde, zeigt elektrische Eigenschaften, wie dies in Fig. 4 gezeigt ist. Fig. 4 zeigt Id-Vg Kurven (Id-Vg Charakteristika) eines n-Kanal TFT, die so aufgezeichnet wurden, daß die horizontale Achse die Gate-Spannung Vg und die vertikale Achse den

Logarithmus des Drain-Stroms Id darstellt. Die elektrischen Eigenschaften wurden unter Verwendung eines marktüblichen Instruments (Typenname 4145B von Hewlett Packard Co.) gemessen.

In Fig. 4 bezeichnen die Bezugszeichen 401 und 402 elektrische Eigenschaften eines TFT, der eine aktive Schicht verwendet, die durch das oben beschriebene Verfahren ausgeformt wird, beziehungsweise eines konventionellen TFT. Der konventionelle TFT ist ein TFT der keiner Hitzebehandlung (Getter-Verfahren) nach der Ausbildung des Gate-Isolierfilms in der ersten Ausführungsform unterworfen wurde.

Ein Vergleich der beiden Transistoreigenschaften zeigt, daß sogar bei denselben Gate-Spannungen der Einschaltstrom (oncurrent) der Kennlinie 401 zwei oder vier Ordnungen größer ist als der der Kennlinie 402. Der Einschaltstrom bedeutet einen Drain-Strom, der fließt, wenn sich ein TFT in einem eingeschalteten Zustand befindet (die Gate-Spannung befindet sich ungefähr in einem Bereich von 0 bis 5V in Fig. 4).

Man sieht auch, daß die Unterschwellwerteneigenschaft der Kennlinie 401 der der Kennlinie 402 überlegen ist. Die Unterschwellwerteneigenschaft ist ein Parameter, der die Schnelligkeit des Schaltbetriebes eines TFT anzeigt, und sie ist besser, wenn die Id-Vg-Kurve schneller ansteigt oder steiler fällt, wenn ein TFT in einen eingeschalteten oder ausgeschalteten Zustand umgeschaltet wird.

Typische elektrische Eigenschaften eines TFT, der gemäß der Erfindung erzeugt wurde, stellen sich wie folgt dar:

- (1) Für die n-Typ TFT und die p-Typ TFT ist der Unterschwellwertkoeffizient, der einen Parameter für das Anzeigen der Schaltleistung (der Schnelligkeit des Schaltens zwischen An- und Aus-Betrieb) eines TFTs ist, 60–100 mV/Dekade (typischerweise 60–85 mV/Dekade) klein. Dieser Datenwert ist ungefähr gleich dem eines Feldeffekttransistors mit isoliertem Gate (IGFET), der ein einkristallines Silizium verwendet.
- (2) Die Feldeffektmobilität (μ_{FE}), die einen Parameter darstellt, der die Betriebsgeschwindigkeit eines TFT darstellt, ist 200–650 cm²/Vs (n-Typ TFT; typischerweise 250–300 cm²/Vs) oder 100–300 cm²/Vs (p-Typ TFT; typischerweise 150–200 cm²/Vs) groß.
- (3) Die Schwellwertspannung (V_{th}), die ein Parameter ist, der grob die Treiberspannung eines TFT anzeigt, ist –0,5 bis 1,5 V (n-Typ TFT) oder –1,5 bis 0,5 V (p-Typ TFT) klein. Dies bedeutet, daß ein TFT mit einer kleinen Leistungsversorgungsspannung angesteuert werden kann, und somit der Leistungsverbrauch vermindert werden kann.

Wie oben beschrieben wurde, hat ein TFT, der gemäß der Erfindung produziert wurde, weit überlegene Schalteigenschaften und Hochgeschwindigkeitsbetriebs-eigenschaften.

EIGENSCHAFTEN EINER SCHALTUNG AUS TFTS DER ERFINDUNG

Als nächstes erfolgt eine Beschreibung der Frequenzeigenschaften eines Ring-Oszillators, der von den Erfindern unter Verwendung von TFTs konstruiert wurde, die gemäß der Erfindung produziert wurden. Der Ring-Oszillator ist eine Schaltung, in welcher ungerade numerierte Stufen von Inverterschaltungen, die eine MOS-Struktur haben, miteinander in ringförmiger Weise verbunden werden, und die für das Bestimmen der Verzögerungszeit pro einstufiger Inverterschaltung verwendet wird. Die Ring-Oszillatoren, die in den Experimenten verwendet wurden, haben die folgende

Konfiguration:

Zahl der Stufen: Neun

Dicke des Gate-Isolierfilms des TFT: 30 nm und 50 nm

Gate-Länge des TFT: 0,6 μm .

Fig. 5 zeigt die Ergebnisse eines Experiments, in dem Oszillationsfrequenzen der Ringoszillatoren mit einem Spektrumanalysator gemessen werden, wenn die Leistungsversorgungsspannung 5 V beträgt. In **Fig. 5** wurde eine Oszillationsfrequenz von mehr als 1 GHz verwirklicht, wenn TFTs, die einen 30 nm dicken Gate-Isolationsfilm aufweisen, verwendet wurden.

Fig. 6 zeigt ein Ausgabespektrum des Spektrumanalyzers, wenn eine Oszillationsfrequenz von 1,04 GHz erhalten wurde. Die horizontale Achse stellt die Frequenz (1–1,1 GHz) dar, und die vertikale Achse stellt die Spannung (Ausgangsamplitude) auf einer logarithmischen Skala dar. Wie man aus **Fig. 6** sieht, hat das Ausgangsspektrum eine Spitze bei ungefähr 1,04 GHz. Ein Schwanz des Ausgangsspektrums rührt von der Auflösung des Instruments her und beeinflusst die experimentellen Ergebnisse nicht.

Ein Schieberegister, das eine der TEGs der LSI Schaltungen darstellt, wurde tatsächlich produziert und seine Betriebsfrequenz wurde geprüft. Ausgabepulse mit einer Betriebsfrequenz von 100 MHz wurden durch eine Schieberegisterschaltung erhalten, in der die Dicke eines Gate-Isolationsfilms 30 nm betrug, die Gatelänge 0,6 μm betrug, die Leistungsversorgungsspannung bei 5 V lag und die Zahl der Stufen 50 beträgt.

Die obigen überraschenden Daten des Ring-Oszillators und des Schieberegisters zeigen, daß die Leistung des TFT der Erfindung äquivalent zu der eines IGFET, der ein einkristallines Silizium verwendet, ist oder diese überschreitet.

Die folgenden Daten bestätigen die obige Einschätzung. **Fig. 7** ist eine Kurve von Daten, in welcher die horizontale Achse die Leistungsversorgungsspannung VDD und die vertikale Achse die Verzögerungszeit τ_{pd} pro Stufe der Inverter des I/O (Fanout-Verhältnis) = 1 zeigt (von Kenji Maeguchi et al., "Revolution of Logic LSI Technology", Seite 108, Science Forum Corp., 1995).

Verschiedene Kurven (angezeigt durch unterbrochene Linien) stellen in **Fig. 7** Daten dar, die man mit dem IGFETs, die ein einkristallines Silizium verwenden, mit verschiedenen Gestaltungsregeln erhalten hat, und sie zeigen an, das eine Skalierungsregel genannt wird.

Eine durchgezogene Linienkurve in **Fig. 7** wird erhalten, wenn eine Beziehung zwischen der Verzögerungszeit und der Leistungsversorgungsspannung eines Inverters, die unter Verwendung des oben beschriebenen Ring-Oszillators erhalten wurde, auf **Fig. 7** angewandt wird. Es sollte der Tatsache Aufmerksamkeit gewidmet werden, daß die Leistung des Inverters, der unter Verwendung von TFTs hergestellt wurde, in denen die Kanallänge 0,6 μm und die Dicke t_{ox} eines Gate-Isolationsfilms 30 nm beträgt, überlegen sind der eines Inverters, der unter Verwendung von IGFETs produziert wurde, in welchen die Kanallänge 0,5 μm und die Dicke t_{ox} des Gate-Isolationsfilms 11 nm beträgt.

Das zeigt klar, daß die Leistung des TFT gemäß der Erfindung besser ist als die des IGFET. Wenn beispielsweise der Gate-Isolationsfilm des TFT der Erfindung dreimal dicker oder noch dicker als der des IGFET gemacht wird, ist die Leistung des ersteren gleich oder sogar besser als die des letzteren. Das heißt, man kann sagen, daß der TFT der Erfindung eine höhere Durchbruchspannung hat als der IGFET, der gleiche Eigenschaften aufweist.

Weiterhin ist es möglich, eine überlegene Leistung sogar durch die Miniaturisierung des TFT der Erfindung gemäß

der Skalierungsregel zu realisieren. Beispielsweise wird basierend auf der Skalierungsregel erwartet, daß ein Ring-Oszillator, der gemäß einer 0,2 μm Regel produziert wurde, eine Betriebsfrequenz von 9 GHz erreicht (da die Betriebsfrequenz f im inversen Verhältnis zum Quadrat der Kanallänge L steht).

Wie oben beschrieben wurde, konnte bestätigt werden, daß der TFT der Erfindung überlegene Eigenschaften aufweist, und somit ein vollständig neuer TFT ist, der es einer Halbleiterschaltung, die ihn verwendet, gestattet, einen Hochgeschwindigkeitsbetrieb von 10 GHz oder mehr auszuführen.

AUSFÜHRUNGSFORM 2

Während die erste Ausführungsform auf den Fall der Verwendung eines Siliziumfilms als Halbleiterfilm ausgerichtet ist, ist sie auch wirksam bei der Verwendung eines Siliziumfilms, der Germanium mit 1–10% enthält, was durch $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$; vorzugsweise $0,9 \leq x \leq 0,99$) ausgedrückt wird.

Durch die Verwendung eines solchen zusammengesetzten Halbleiterfilms kann die Schwellwertspannung klein gemacht werden, wenn ein n-Typ oder p-Typ TFT hergestellt wird. Ferner kann die Feldeffekt-Mobilität erhöht werden.

AUSFÜHRUNGSFORM 3

In der ersten Ausführungsform wird keine Verunreinigung absichtlich zur aktiven Schicht hinzugefügt, und somit ist das Kanalausbildungsgebiet eigenleitend oder im wesentlichen eigenleitend. Der Ausdruck "im wesentlichen eigenleitend" bedeutet einen Zustand, der eine der folgenden Bedingungen erfüllt: (1) die Aktivierungsenergie eines Siliziumfilms beträgt die Hälfte der Bandlücke (das heißt, das Fermi-Niveau ist ungefähr im Zentrum des verbotenen Bandes angeordnet), (2) die Verunreinigungskonzentration ist niedriger als die Spinndichte, und (3) es wird keine Verunreinigung absichtlich hinzugefügt.

Es ist jedoch möglich, eine bekannte Kanaldotiertechnik bei der Herstellung eines TFTs gemäß der vorliegenden Erfindung zu verwenden. Die Kanaldotiertechnik ist eine Technik für das Hinzufügen einer Verunreinigung zu mindestens einem Kanalausbildungsgebiet, um die Schwellwertspannung zu steuern.

In der Erfindung kann eine Verunreinigung mit sehr niedriger Konzentration hinzugefügt werden, da die Schwellwertspannung ursprünglich sehr klein ist. Die Tatsache, daß die Konzentration einer hinzugefügten-Unreinheit sehr klein sein kann, ist sehr vorteilhaft, da die Schwellwertspannung ohne eine Verminderung der Trägermobilität gesteuert werden kann.

AUSFÜHRUNGSFORM 4

Diese Ausführungsform ist auf einen Fall gerichtet zur Erzielung eines Getter-Effekts eines Phosphorelements zusätzlich zu dem eines Halogenelements (erste Ausführungsform). Diese Ausführungsform wird unter Bezug auf die **Fig. 10A–10E** beschrieben.

Als erstes werden die Schritte für das Getter-Verfahren durch ein Halogenelement der ersten Ausführungsform ausgeführt, um den Zustand der **Fig. 8C** zu erreichen. Dann wird eine Gate-Elektrode **11** aus Tantal oder einem Material, das Tantal als Hauptkomponente aufweist, ausgeformt.

Dann wird ein anodischer Oxidfilm **12** durch Anodisieren der Oberfläche der Gate-Elektrode **11** ausgebildet (siehe **Fig. 10A**). Der anodische Oxidfilm **12** dient als Schutzfilm.

AUSFÜHRUNGSFORM 5

Dann wird der Gate-Isolationsfilm **808** durch ein trockenes Ätzen weggeätzt, wobei die Gate-Elektrode **11** als Maske verwendet wird. In diesem Zustand werden die Verunreinigungsgebiete **13** und **14** durch das Hinzufügen von Phosphor oder Arsen mittels einer Ionenimplantation ausgebildet (siehe Fig. 10B).

Dann wird, nachdem ein dicker Siliziumnitridfilm ausgebildet wurde, ein Zurückätzen durch ein Trockenätzen ausgeführt, um Seitenwände **15** auszubilden. Danach werden ein Source-Gebiet **16** und ein Drain-Gebiet **17** durch das erneute Hinzufügen von Phosphor- oder Arsenionen ausgebildet (siehe Fig. 10C).

Das zweite Hinzufügen von Phosphor wird in den Teilen unter den Seitenwänden **15** nicht durchgeführt, und somit werden diese Teile ein Paar Verunreinigungsgebiete **18** niedriger Konzentration, die Phosphor in einer niedrigeren Konzentration als das Source-Gebiet **16** und das Drain-Gebiet **17** enthalten. Der Teil unter der Gate-Elektrode **11** wird ein Kanalausbildungsgebiet **19**, das eigenleitend oder im wesentlichen eigenleitend ist, oder eine sehr kleine Menge einer Verunreinigung für die Schwellwertspannungssteuerung enthält.

Nachdem der Zustand der Fig. 10C auf die obige Weise erhalten wurde, wird wie in der ersten Ausführungsform eine Hitzebehandlung bei 450–650°C (typischerweise 600°C) für 8–24 Stunden (typischerweise 12 Stunden) durchgeführt.

Obwohl dieser Hitzebehandlungsschritt für das Gettern des Katalysatorelements (in dieser Ausführungsform Nickel) durch das Phosphorelement vorgesehen ist, wird zur selben Zeit die Verunreinigung aktiviert und es wird die Beschädigung der aktiven Schicht, die bei der Ionenimplantierung verursacht wurde, repariert.

In diesem Schritt bewirkt die Hitzebehandlung, daß Nickelatome im Kanalausbildungsgebiet **19** verbleiben, damit sie sich zu den Source- und Drain-Gebieten **16** und **17** bewegen, wo sie gegettert und inaktiviert werden. Auf diese Weise können Nickelatome, die im Kanalausbildungsgebiet **19** verbleiben, entfernt werden.

Da die Source- und Drain-Gebiete **16** und **17** als Elektroden dienen, wenn sie leitend sind, so beeinflusst das Vorhandensein/das Fehlen von Nickel in solchen Gebieten niemals die elektrischen Eigenschaften. Deswegen können die Source- und Drain-Gebiete **16** und **17** als Getter-Plätze verwendet werden.

Nachdem der Zustand der Fig. 10D in der obigen Weise erreicht wurde, werden eine Zwischenschichtisolationsfilm **20**, eine Source-Elektrode **21** und eine Drain-Elektrode **22** ausgeformt, um einen Dünnfilmtransistor fertigzustellen, wie das in Fig. 10E gezeigt ist.

Obwohl in dieser Ausführungsform die Gate-Elektrode aus Tantal hergestellt ist, kann sie aus einem leitenden kristallinen Siliziumfilm bestehen. Weiterhin ist das Verfahren zur Ausbildung von Verunreinigungsgebieten niedriger Konzentration nicht auf das dieser Ausführungsform beschränkt.

Das wichtigste Merkmal dieser Ausführungsform ist, daß Katalysatorelementatome, die im Kanalausbildungsgebiet verbleiben, zu den Source- und Drain-Gebieten bewegt und dort gegettert werden. Dies wurde erreicht, indem man den Metallelementgettereffekt des Phosphors oder Arsens berücksichtigte.

Diese Ausführungsform ist auf einen n-Typ TFT gerichtet. Im Falle eines p-Typ TFT ist es notwendig, beide Elemente Phosphor und Bor zu den Source- und Drain-Gebieten hinzuzufügen, da der Getter-Effekt nur mit dem Borelement erreicht wird.

Diese Ausführungsform ist auf einen Fall gerichtet, bei dem die Erfindung auf einen Dünnfilmtransistor angewandt wird, der eine andere Struktur als in der ersten Ausführungsform aufweist. Diese Ausführungsform wird unter Bezug auf die Fig. 11A–11E beschrieben.

Als erstes wird eine Gate-Elektrode **32** auf einem Quarzsubstrat **31** ausgebildet. Es ist notwendig, daß die Gate-Elektrode **32** eine stark hitzebeständige Elektrode ist, die aus Tantal, Silizium oder dergleichen hergestellt ist, so daß sie einem späteren thermischen Oxidationsschritt widersteht.

Dann wird ein Gate-Isolationsfilm **33** so ausgebildet, daß er die Gate-Elektrode **32** bedeckt, und es wird ein 50 nm dicker amorpher Siliziumfilm **34**, der eine aktive Schicht wird, darauf ausgebildet. Danach wird, nachdem ein Maskenisolationsfilm **35**, der eine Öffnung aufweist, in der derselben Art wie in der ersten Ausführungsform ausgebildet wurde, eine Nickel enthaltende Schicht **36** ausgebildet (siehe Fig. 11A).

Nachdem der Zustand der Fig. 11A erreicht wurde, wird eine Hitzebehandlung für eine Kristallisation durchgeführt, um einen kristallinen Siliziumfilm **37** zu erhalten, der ein laterales Wachstumsgebiet darstellt (siehe Fig. 11B).

Danach wird, nachdem der Maskenisolationsfilm **35** entfernt wurde, eine Hitzebehandlung in einer Atmosphäre, die ein Halogenelement enthält, durchgeführt. Die Hitzebehandlung kann dieselbe sein, wie in der ersten Ausführungsform. In diesem Schritt werden Nickelatome gegettert, das heißt, sie werden aus dem kristallinen Siliziumfilm **37** in die Atmosphäre abgegeben (siehe Fig. 11C).

Nach dem Beenden des Getter-Verfahrens wird eine aktive Schicht **38**, die aus nur einem lateralen Wachstumsgebiet besteht, durch die Musterausbildung ausgebildet, und es wird ein Siliziumnitridfilm als Kanalstopper **39** darauf ausgeformt (siehe Fig. 11D).

Nachdem der Zustand der Fig. 11D erhalten wurde, wird ein kristalliner Siliziumfilm, der eine n-Typ Leitfähigkeit aufweist, ausgebildet und dann in das Source-Gebiet **40** und das Drain-Gebiet **41** ausgeformt. Weiterhin werden eine Source-Elektrode **42** und eine Drain-Elektrode **43** ausgebildet.

Schließlich wird die ganze Vorrichtung einer Hitzebehandlung in einer Wasserstoffatmosphäre unterzogen, um eine invertierte abgestufte Struktur des TFT zu vollenden, wie das in Fig. 11E gezeigt ist. Die Struktur dieser Ausführungsform ist eine der verschiedenen Strukturen des invertierten abgestuften Struktur-TFT und die Erfindung ist nicht auf die Struktur dieser Ausführungsform beschränkt. Die Erfindung kann ferner auch auf andere Boden-Gate-TFTs angewandt werden.

AUSFÜHRUNGSFORM 6

Diese Ausführungsform ist auf einen Fall gerichtet, bei dem eine Bildpunktmatrixschaltung und eine periphere Schaltung in monolithischer Weise durch das Ausbilden der TFTs der Erfindung auf einem Substrat, das eine isolierende Oberfläche hat, konstruiert werden. Diese Ausführungsform wird unter Bezug auf die Fig. 12A–12D bis Fig. 14A–14C beschrieben. In dieser Ausführungsform wird eine CMOS-Schaltung ausgeformt, die ein Beispiel (Basisschaltung) einer peripheren Schaltung, wie einer Treiberschaltung oder einer Logikschaltung ist.

Zuerst wird ein 75 nm dicker amorpher Siliziumfilm **52** und ein Maskenisolationsfilm **53** auf einem Quarzsubstrat **51** ausgebildet, und eine Nickel enthaltende Schicht **54** wird

durch eine Spinnbeschichtung ausgebildet (siehe Fig. 12A). Diese Schritte sind dieselben wie in der ersten Ausführungsform.

Dann wird, nachdem eine Wasserstoffentfernung bei 450°C für ungefähr eine Stunde durchgeführt wurde, eine Hitzebehandlung bei 590°C für 8 Stunden in einer Stickstoffatmosphäre durchgeführt, um kristalline Gebiete 55-58 zu erhalten, das heißt, Gebiete 55 und 56 mit hinzugefügtem Nickel und laterale Wachstumsgebiete 57 und 58 (siehe Fig. 12B).

Nach der Beendigung der Hitzebehandlung für die Kristallisierung wird der Maskenisolationsfilm 53 entfernt und eine Mustergebung wird durchgeführt, um die inselartigen Halbleiterschichten (aktive Schichten) 59-61 ausschließlich aus den lateralen Wachstumsgebieten 57 und 58 auszubilden (siehe Fig. 12C).

Die Bezugszeichen 59-61 bezeichnen die aktive Schicht eines n-Typ TFT, um eine CMOS-Schaltung zu bilden, die aktive Schicht eines p-Typ TFT, um die CMOS-Schaltung zu bilden, und die aktive Schicht eines n-Typ TFT (Bildpunkt TFT), um eine Bildpunktmatrixschaltung zu bilden.

Nach der Ausbildung der aktiven Schichten 59-61 wird ein Gate-Isolationsfilm 62, bei dem es sich um einen Isolationsfilm handelt, der Silizium enthält, darauf ausgebildet. Dann wird ein Katalysatoremmentgetterverfahren unter denselben Bedingungen wie in der ersten Ausführungsform durchgeführt (siehe Fig. 12D).

Danach wird ein (nicht gezeigter) Metallfilm, der Aluminium als Hauptkomponente enthält, ausgeformt und dann in Gate-Elektrodenstartteile 63-65 ausgebildet (siehe Fig. 13A). In dieser Ausführungsform wird ein Aluminiumfilm, der Scandium mit 2 Gewichtsprozent enthält, ausgebildet.

Dann werden poröse anodische Oxidationsfilme 66-68, nicht poröse anodische Oxidfilme 69-71 und Gate-Elektroden 72-74 durch die Technik, die in der Veröffentlichung Nr. 7-135318 beschrieben ist, in derselben Art wie in der ersten Ausführungsform (siehe Fig. 13B) ausgebildet.

Nachdem der Zustand der Fig. 13B erreicht wurde, wird der Gate-Isolationsfilm 62 durch das Verwenden der Gate-Elektroden 72-74 und den porösen anodischen Oxidfilmen 66-68 als Maske weggeätzt. Die porösen anodischen Oxidfilme 66-68 werden dann entfernt, um den Zustand der Fig. 13C zu erreichen. In Fig. 13C bezeichnen Bezugszahlen 75-77 die Gate-Isolationsfilme nach der Verarbeitung.

Dann werden Verunreinigungen für Verleihen einer n-Typ Leitfähigkeit in zwei Schritten in derselben Art wie in der ersten Ausführungsform hinzugefügt. n Gebiete werden durch die erste Hinzufügung der Unreinheit ausgebildet, die mit einer hohen Beschleunigungsspannung durchgeführt wird, und n⁺ Gebiete werden durch das zweite Hinzufügen einer Unreinheit ausgeformt, wobei diese mit einer niedrigen Beschleunigungsspannung durchgeführt wird.

Als Ergebnis des Ausführens der obigen Schritte werden ein Source-Gebiet 78, ein Drain-Gebiet 79, Verunreinigungsgebiete 80 niedriger Konzentration und ein Kanalausbildungsgebiet 81 des n-Typ TFT, der die CMOS-Schaltung bildet, ausgeformt. Ferner werden ein Source-Gebiet 82, ein Drain-Gebiet 83, Verunreinigungsgebiete 84 niedriger Konzentration und ein Kanalausbildungsgebiet 85 des n-Typ TFT des Pixel TFT definiert (siehe Fig. 13D).

Im Zustand der Fig. 13D besteht die aktive Schicht des p-Typ TFT, der die CMOS-Schaltung bildet, in derselben Struktur wie beim n-Typ TFT.

Danach werden, nachdem eine Widerstandsmaske 86 ausgebildet wurde, um die n-Typ TFTs zu bedecken, Verunreinigungen für das Verleihen einer p-Typ Leitfähigkeit (in dieser Ausführungsform Bor-Ionen) hinzugefügt.

Dieser Schritt wird in zwei Schritten ausgeführt, wie im

Falle des Schrittes des Hinzufügens der Verunreinigung. Durch die Notwendigkeit einer Leitfähigkeitstypumwandlung vom n-Typ in den p-Typ werden B-(Bor)-Ionen mit einer Konzentration hinzugefügt, die mehrere Male höher als die Konzentration der P-Ionen in obigem Schritt des Hinzufügens von Verunreinigungen ist.

Ein Source-Gebiet 87, ein Drain-Gebiet 88, Verunreinigungsgebiete 89 niedriger Konzentration und ein Kanalausbildungsgebiet 90 des p-Typ TFT, der die CMOS-Schaltung bildet, werden somit ausgeformt (siehe Fig. 14A).

Nachdem die aktiven Schichten in obiger Art fertiggestellt wurden, werden die Verunreinigungen durch eine Kombination eines Ofenausglühens, eines Laserausglühens, eines Lampenausglühens etc. aktiviert. Zur selben Zeit wird eine Beschädigung der aktiven Schichten, die beim Schritt des Hinzufügens der Verunreinigungen verursacht wurde, repariert.

Dann wird ein mehrlagiger Film eines Siliziumoxidfilms und eines Siliziumnitridfilms als Zwischenschichtisolationsfilm 91 ausgebildet. Nachdem Kontaktlöcher ausgebildet wurden, werden die Source-Elektroden 92-94 und die Drain-Elektroden 95 und 96 ausgebildet. Man erhält somit den Zustand der Fig. 14B.

In dieser Ausführungsform wird die Drain-Elektrode 96 des Bildpunkt-TFT als Bodenelektrode eines Hilfskondensators verwendet. Deswegen muß die Drain-Elektrode 96 so ausgeformt werden, daß sie für diesen Zweck geeignet ist.

Dann wird ein Siliziumnitridfilm 97 mit einer Dicke von 10-50 nm und eine Kondensatorelektrode 98 für das Ausbilden des Hilfskondensators darauf mit einer Dicke von 100 nm ausgeformt. In dieser Ausführungsform wird ein Titanfilm als Kondensatorelektrode 98 verwendet, und der Hilfskondensator wird zwischen der Kondensatorelektrode 98 und der Drain-Elektrode 96 ausgebildet.

Mit einer großen relativen Dielektrizitätskonstante ist der Siliziumnitridfilm 97 für eine Verwendung als Dielektrikum geeignet. Ein Aluminiumfilm, ein Chromfilm oder dergleichen können statt eines Titanfilms als Kondensatorelektrode 98 verwendet werden.

Da diese Ausführungsform auf den Fall der Herstellung eines aktiven Matrixsubstrates (TFT-Seite Substrat) einer Flüssigkristallanzeigevorrichtung des Reflexionstyps gerichtet ist, kann der Teil unter einer Bildpunktelektrode, die später ausgeformt werden wird, frei verwendet werden (ohne daß das Öffnungsverhältnis betrachtet werden muß) im Gegensatz des Falles einer Vorrichtung des Transmissionsstyps. Dies ist der Grund, warum der obige Hilfskondensator ausgebildet werden kann.

Dann wird ein organischer Harzfilm als zweiter Zwischenschichtisolationsfilm 99 mit einer Dicke von 0,5 bis 3 µm ausgeformt. Ein leitender Film wird auf dem Zwischenschichtisolationsfilm 99 ausgebildet und dann in die Form einer Bildpunktelektrode 100 gebracht. Da diese Ausführungsform auf eine Vorrichtung des Reflexionstyps gerichtet ist, wird der leitende Film, um die Bildpunktelektrode 100 zu bilden, aus einem Material hergestellt, das Aluminium als Hauptkomponente aufweist, um so der Bildpunktelektrode 100 eine Funktion eines Reflexionsfilmes zu geben.

Dann wird das ganze Substrat bei 350°C für 1-2 Stunden in einer Wasserstoffatmosphäre erhitzt, um die ganze Vorrichtung zu hydrieren, wobei freie Bindungen in den Filmen (insbesondere in den aktiven Schichten) ersetzt werden. Als Ergebnis der obigen Schritte werden die CMOS-Schaltung und die Bildpunktmatrixschaltung auf demselben Substrat erzeugt.



AUSFÜHRUNGSFORM 7

Diese Ausführungsform ist auf Fälle gerichtet, bei denen andere TFT-Strukturen als in der sechsten Ausführungsform verwendet werden. Als erstes zeigt die **Fig. 15A** einen Fall, in dem Seitenwände verwendet werden, um Verunreinigungsgebiete niedriger Konzentration auszubilden.

In diesem Fall werden nicht poröse anodische Oxidfilme im Zustand der **Fig. 13A** ausgebildet, und der Gate-Isolationsfilm wird unter Verwendung der Gate-Elektroden und ihrer anodischen Oxidfilme als eine Maske geätzt. In diesem Zustand werden Verunreinigungen hinzugefügt, um n^- und p^- Gebiete auszubilden.

Danach werden, nachdem Seitenwände **1001-1003** durch Rückätzen ausgebildet wurden, Verunreinigungen hinzugefügt, um n^+ und p^+ Gebiete auszubilden. Als Ergebnis dieser Schritte werden Verunreinigungsgebiete niedriger Konzentration (n^- und p^- Gebiete) unter den Seitenwänden **1001-1003** ausgebildet.

Weiter werden in der Konfiguration der **Fig. 15A** Metallsilicidfilme **1004-1006** durch das Verwenden einer bekannten Salicidtechnik ausgeformt. Beispiele für Metalle, die verkieselt werden sollen, sind Titan, Tantal, Wolfram und Molybden.

Andererseits weist eine Konfiguration der **Fig. 15B** das Merkmal auf, daß die Gate-Elektroden **1007-1009** kristalline Siliziumfilme sind, denen ein Leitfähigkeitstyp gegeben wird. Während ihnen gewöhnlicherweise eine n -Typ Leitfähigkeit gegeben wird, können Dualgate-TFTs ausgebildet werden, in welchen ein n -Typ TFT und ein p -Typ TFT verschiedene Leitfähigkeitstypen aufweisen.

Eine Salicidstruktur wird auch in der Konfiguration der **Fig. 15B** verwendet. In diesem Fall werden auch Metallsilicidfilme **1010-1012** auf den jeweiligen Gate-Elektroden **1007-1009** ausgebildet.

Die Konfigurationen dieser Ausführungsformen sind so gestaltet, daß sie für TFTs geeignet sind, die eine hohe Betriebsgeschwindigkeit aufweisen. Insbesondere die Salicidstruktur ist bei der Verwirklichung einer Betriebsfrequenz im Bereich mehrerer Gigahertz sehr wirksam.

AUSFÜHRUNGSFORM 8

Diese Ausführungsform ist auf Fälle gerichtet, bei denen ein Hilfskondensator eine andere Struktur als in der sechsten Ausführungsform hat.

Zuerst wird im Falle der **Fig. 16A** ein Drain-Gebiet **1020** einer aktiven Schicht ausgeformt, so daß es breiter ist als das notwendige Gebiet, und ein Teil des Drain-Gebietes **1020** wird als Bodenelektrode eines Hilfskondensators verwendet. In diesem Fall existiert ein Gate-Isolationsfilm **1021** auf dem Drain-Gebiet **1020** und es wird eine Kondensatorelektrode **1022** darauf ausgebildet. Die Kondensatorelektrode **1022** ist aus demselben Material wie die Gate-Elektroden hergestellt.

Der Teil des Drain-Gebietes **1020**, das verwendet wird, um den Hilfskondensator auszubilden, kann im voraus durch das Hinzufügen einer Verunreinigung in diesem Teil leitend gehalten werden. Alternativ kann eine Inversionschicht, die ausgebildet wird, wenn eine konstante Spannung an die Kondensatorelektrode **1022** gelegt wird, verwendet werden.

Da eine Flüssigkristallanzeigevorrichtung des Reflektionstyps im Falle der **Fig. 16A** ausgebildet wird, kann der Hilfskondensator unter voller Verwendung des Teiles auf der Rückseite der Bildpunktelektrode ausgebildet werden, was es gestattet, eine große Kapazität zu gewährleisten. Obwohl die Struktur der **Fig. 16A** auch auf eine Flüssigkristall-

vorrichtung des Transmissionstyps angewandt werden kann, sollte man Vorsicht walten lassen, da das Öffnungsverhältnis abnimmt, wenn das Gebiet, das durch den Hilfskondensator belegt wird, zu groß ist.

Andererseits zeigt **Fig. 16B** einen Fall des Ausbildens einer Flüssigkristallvorrichtung des Transmissionstyps. In der Struktur der **Fig. 16B** wird eine Drain-Elektrode **1023** als Bodenelektrode eines Hilfskondensators verwendet, und es werden ein Siliziumnitridfilm **1024** und eine schwarze Maske **1025** darauf ausgebildet. Der Hilfskondensator wird zwischen der Drain-Elektrode **1023** und der schwarzen Maske **1025** ausgebildet.

Wie oben beschrieben wurde, weist die Struktur der **Fig. 16B** das Merkmal auf, daß die schwarze Maske **1025** auch als obere Elektrode eines Hilfskondensators dient.

Durch die Vorrichtung des Transmissions-Typs ist eine Bildpunktelektrode **1026** ein transparenter leitender Film (beispielsweise ein ITO Film).

In der Struktur der **Fig. 16B** kann das Öffnungsverhältnis durch das Ausbilden des Hilfskondensators, der dazu neigt, ein großes Gebiet auf dem TFT zu belegen, erhöht werden. Weiterhin kann, da ein Siliziumnitridfilm, der eine große relative Dielektrizitätskonstante hat, derart verwendet werden, daß er nur 25 nm dünn ist, womit eine sehr große Kapazität in einem kleinen Gebiet erreicht werden kann.

AUSFÜHRUNGSFORM 9

Diese Ausführungsform ist auf den Fall gerichtet, in dem eine Flüssigkristallplatte unter Verwendung der Erfindung hergestellt wird. **Fig. 17** ist eine vereinfachte Schnittansicht einer aktiven Matrixflüssigkristallplatte. Eine CMOS-Schaltung wird in einem Gebiet ausgebildet, in dem eine Treiberschaltung oder eine Logikschaltung konstruiert werden sollen, und ein Bildpunkt-TFT wird in einem Gebiet ausgebildet, in dem eine Bildpunktmatrixschaltung konstruiert werden soll.

Da die Konfigurationen der CMOS-Schaltung und der Bildpunktmatrixschaltung (TFT-Struktur) schon in den sechsten bis achten Ausführungsformen beschrieben wurden, werden nur notwendige Punkte in dieser Ausführungsform beschrieben.

Als erstes erhält man den Zustand der **Fig. 14C** durch die Herstellungsschritte der sechsten Ausführungsform. Modifikationen, wie das Verwenden eines Multi-Gate-Bildpunkt-TFT können von jemanden, der die Erfindung ausführt, auf Wunsch vorgenommen werden.

Dann wird ein Orientierungsfilm **1030** als notwendige Vorbereitung auf der aktiven Matrixsubstratseite ausgebildet.

Dann wird ein gegenüberstehendes Substrat vorbereitet, das aus einem Glassubstrat **1031**, einem transparenten leitenden Film **1032** und einem Orientierungsfilm **1033** zusammengesetzt ist. Wenn es notwendig ist, werden eine schwarze Maske oder Farbfilter auf der gegenüberliegenden Substratseite ausgebildet. Sie werden in dieser Ausführungsform weggelassen.

Das aktive Matrixsubstrat und das gegenüberliegende Substrat, das so vorbereitet wurde, werden durch einen bekannten Zellzusammenfüggungsschritt miteinander verbunden. Ein Flüssigkristallmaterial **1034** wird in den Raum zwischen den beiden Substraten eingesiegelt, um eine Flüssigkristallplatte zu vollenden, wie das in **Fig. 17** gezeigt ist.

Die Art des Flüssigkristallmaterials **1034** kann frei gemäß der Flüssigkristallbetriebsart (der ECB-Betriebsart, der Guest-Host-Betriebsart oder dergleichen) ausgewählt werden.

Fig. 18 zeigt in vereinfachter Art das Aussehen eines ak-

tiven Matrixsubstrat, wie es in Fig. 14C gezeigt ist. In Fig. 18 bezeichnet eine Bezugszahl 1040 ein Quarzsubstrat; 1041 bezeichnet eine Bildpunktmatrixschaltung; 1042 bezeichnet eine Quellentreiberschaltung; 1043 bezeichnet eine Gate-Treiberschaltung; und 1044 bezeichnet eine Logikschaltung.

Obwohl im weiteren Sinn die Logikschaltung 1044 jede Art einer Logikschaltung umfaßt, die aus TFTs gebildet wird, wird sie in dieser Ausführungsform von Schaltungen unterschieden, die konventionellerweise eine Pixelmatrixschaltung und eine Treiberschaltung genannt werden und Vorrichtungen bis auf die Signalverarbeitungsschaltungen (einen Speicher, ein D/A-Wandler, einen Pulsgenerator etc.).

FPC-Anschlüsse (Anschlüsse einer flexiblen gedruckten Schaltung) werden als externe Anschlüsse an der so erzeugten Flüssigkristallplatte befestigt. Was allgemein als Flüssigkristallmodul bezeichnet wird, ist eine Flüssigkristallplatte, an der FPC-Anschlüsse befestigt sind.

AUSFÜHRUNGSFORM 10

Zusätzlich zur Flüssigkristallanzeigevorrichtung, wie sie in der neunten Ausführungsform beschrieben wurde, können andere elektrooptische Vorrichtungen, wie eine aktive Matrix-EL-(Elektroluminiszenz)-Anzeige Vorrichtung und eine EC-(Elektro-Chrom)-Anzeigevorrichtung gemäß der Erfindung konstruiert werden.

AUSFÜHRUNGSFORM 11

In dieser Ausführungsform werden Beispiele elektronischer Vorrichtungen (Anwendungsprodukte), die eine elektrooptische Vorrichtung gemäß der Erfindung verwenden, unter Bezug auf die Fig. 19A-19F beschrieben. Beispiele von Anwendungsprodukten, die die Erfindung verwenden, sind eine Videokamera, eine Standbildkamera, ein Projektor, eine am Kopf befestigte Anzeige, ein Fahrzeugnavigationssystem, ein Personalcomputer und tragbare Informationsterminals (ein mobiler Computer, ein zelluläres Telefon, etc.).

Fig. 19A zeigt ein zelluläres Telefon, das aus einem Hauptkörper 2001, einem Sprachausgabeabschnitt 2002, einem Spracheingabeabschnitt 2003, einer Anzeigevorrichtung 2004, Manipulationsschaltern 2005 und einer Antenne 2006 besteht. Die Erfindung kann auf die Anzeigevorrichtung 2004 angewandt werden.

Fig. 19B zeigt eine Videokamera, die aus einem Hauptkörper 2101, einer Anzeigevorrichtung 2102, einem Toneingabeabschnitt 2103, Manipulationsschaltern 2104, einer Batterie 2105 und einem Bildempfangsabschnitt 2106 zusammengesetzt ist. Die Erfindung kann auf die Anzeigevorrichtung 2102 angewandt werden.

Fig. 19C zeigt einen mobilen Computer, der aus einem Hauptkörper 2201, einem Kameraabschnitt 2202, einem Bildempfangsabschnitt 2203, einem Manipulationsschalter 2204 und einer Anzeigevorrichtung 2205 zusammengesetzt ist. Die Erfindung kann auf die Anzeigevorrichtung 2205 angewandt werden.

Fig. 19D zeigt eine am Kopf montierte Anzeige, die aus einem Hauptkörper 2301, Anzeigevorrichtungen 2302 und einem Bandabschnitt 2303 zusammengesetzt ist. Die Erfindung kann auf die Anzeigevorrichtungen 2302 angewandt werden.

Fig. 19E zeigt einen Rückprojektor, der aus einem Hauptkörper 2401, einer Lichtquelle 2402, einer Anzeigevorrichtung 2403, einem Polarisationsstrahlteiler 2404, Reflektoren 2405 und 2406 und einem Schirm 2407 zusammenge-

setzt ist. Die Erfindung kann auf die Anzeigevorrichtung 2403 angewandt werden.

Fig. 19F zeigt einen Frontprojektor, der aus einem Hauptkörper 2501, einer Lichtquelle 2502, einer Anzeigevorrichtung 2503, einem optischen System 2504 und einem Schirm 2505 zusammengesetzt ist. Die Erfindung kann auf die Anzeigevorrichtung 2503 angewandt werden.

Wie oben beschrieben wurde, hat die Erfindung einen extrem breiten Anwendungsbereich und kann auf Anzeigemedien jeglicher Art angewandt werden. Weiterhin kann, da der TFT der Erfindung auch verwendet werden kann, um Halbleiterschaltungen wie ICs und LSIs zu konstruieren, die Erfindung auf ein beliebiges Produkt angewandt werden, solange es eine Halbleiterschaltung erfordert.

Die Erfindung gestattet eine Ausbildung eines Halbleiterdünnschichtfilms, dessen Kristallinität im wesentlichen gleich der eines Einkristallhalbleiters ist, und es möglich macht, unter Verwendung eines solchen Halbleiterdünnschichtfilms einen TFT zu verwirklichen, der eine hohe Leistung zeigt, die äquivalent oder sogar höher als die Leistung eines IGFET (MOS-FET) ist, der auf einem Einkristall ausgeformt wurde.

Eine Halbleiterschaltung und eine elektrooptische Vorrichtung, die unter Verwendung von TFTs der obigen Art ausgebildet werden, und eine elektronische Vorrichtung, die eine solche Halbleiterschaltung oder eine elektrooptische Vorrichtung einschließt, hat eine extrem hohe Leistung und sie stellen Produkte dar, die in ihrer Funktionalität, Tragbarkeit und Zuverlässigkeit überlegen sind.

Patentansprüche

1. Halbleiterdünnschichtfilm, der einen zusammengefügt Körper aus einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen darstellt, wobei: die Oberflächenausrichtung im wesentlichen gleich der {110} Ausrichtung ist; und nahezu alle Kristallgitter eine Kontinuität an jeder Kristallgrenze aufweisen.
2. Halbleiterdünnschichtfilm nach Anspruch 1, wobei ein Elektronenstrahlbeugungsmuster des Halbleiterdünnschichtfilms eine spezielle Regelmäßigkeit durch die {110} Ausrichtung aufweist.
3. Halbleiterdünnschichtfilm nach Anspruch 1, wobei jeder der stabförmigen oder flachstabförmigen Kristalle durch ein Kristallwachstum ausgebildet wurde, das ungefähr in einer <111> Achsenrichtung mit einer Kopf-oberfläche, die ungefähr gleich einer {111} Ebene verläuft, fortschreitet.
4. Halbleiterfilm nach Anspruch 1, wobei die stabförmigen oder flachstabförmigen Kristalle im wesentlichen parallel zueinander mit einem speziellen Richtfaktor angeordnet sind.
5. Halbleiterfilm nach Anspruch 1, wobei die Konzentration von C, N, O und S im Halbleiterdünnschichtfilm jeweils weniger als 5×10^{18} Atome/cm³ beträgt.
6. Halbleiterdünnschichtfilm nach Anspruch 1, wobei der Halbleiterdünnschichtfilm ein Element oder eine Vielzahl von Elementen aus der Gruppe Ni, Co, Fe, Pd, Pt, Cu, Au und Ge enthält.
7. Halbleiterdünnschichtfilm nach Anspruch 1, wobei der Halbleiterdünnschichtfilm aus Silizium oder einer Verbindung, die Silizium als Hauptkomponente aufweist, hergestellt ist.
8. Halbleiterdünnschichtfilm, der einen zusammengesetzten Körper aus einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen bildet, wobei die Oberflächenausrichtung ungefähr gleich der {110} Ausrichtung ist; und

nahezu alle Gitterränder, die erkannt werden, so sind, daß sie jede Korngrenze unterschiedlicher Kristallkörner gerade und kontinuierlich queren.

9. Halbleiterfilm nach Anspruch 8, wobei ein Elektronenstrahlbeugungsmuster des Halbleiterdünnsfilms eine spezielle Regelmäßigkeit durch die $\{110\}$ Ausrichtung aufweist.

10. Halbleiterdünnsfilm nach Anspruch 8, wobei jeder der stabförmigen oder flachstabförmigen Kristalle durch ein Kristallwachstum ausgebildet wurde, das ungefähr in einer $\langle 111 \rangle$ Achsenrichtung fortschreitet, mit einer Kopfoberfläche, die ungefähr gleich zu einer $\{111\}$ Ebene liegt.

11. Halbleiterfilm nach Anspruch 8, wobei die stabförmigen oder flachstabförmigen Kristalle im wesentlichen parallel zueinander mit einem speziellen Richtfaktor angeordnet sind.

12. Halbleiterfilm nach Anspruch 8, wobei die Konzentration von C, N, O und S im Halbleiterdünnsfilm jeweils weniger als 5×10^{18} Atome/cm³ beträgt.

13. Halbleiterdünnsfilm nach Anspruch 8, wobei der Halbleiterdünnsfilm ein Element oder eine Vielzahl von Elementen aus der Gruppe Ni, Co, Fe, Pd, Pt, Cu, Au und Ge enthält.

14. Halbleiterdünnsfilm nach Anspruch 8, wobei der Halbleiterdünnsfilm aus Silizium oder einer Verbindung, die Silizium als Hauptkomponente aufweist, hergestellt ist.

15. Halbleiterdünnsfilm, der einen zusammengesetzten Körper aus einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen darstellt; wobei: ein $\{110\}$ Ausrichtungsverhältnis 0,9 oder mehr beträgt; und

nahezu alle Kristallgitter eine Kontinuität an allen Kristallgrenzen aufweisen.

16. Halbleiterdünnsfilm nach Anspruch 15, wobei ein Elektronenstrahlbeugungsmuster des Halbleiterdünnsfilms eine spezielle Regelmäßigkeit durch die $\{110\}$ Ausrichtung aufweist.

17. Halbleiterdünnsfilm nach Anspruch 15, wobei jeder der stabförmigen oder flachstabförmigen Kristalle durch ein Kristallwachstum ausgebildet wurde, das ungefähr in einer $\langle 111 \rangle$ Achsenrichtung fortschreitet, mit einer Kopfoberfläche, die ungefähr gleich einer $\{111\}$ Ebene liegt.

18. Halbleiterfilm nach Anspruch 15, wobei die stabförmigen oder flachstabförmigen Kristalle im wesentlichen parallel zueinander mit einem speziellen Richtfaktor angeordnet sind.

19. Halbleiterfilm nach Anspruch 15, wobei die Konzentration von C, N, O und S im Halbleiterdünnsfilm jeweils weniger als 5×10^{18} Atome/cm³ beträgt.

20. Halbleiterdünnsfilm nach Anspruch 15, wobei der Halbleiterdünnsfilm ein Element oder eine Vielzahl von Elementen aus der Gruppe Ni, Co, Fe, Pd, Pt, Cu, Au und Ge enthält.

21. Halbleiterdünnsfilm nach Anspruch 15, wobei der Halbleiterdünnsfilm aus Silizium oder einer Verbindung, die Silizium als Hauptkomponente aufweist, hergestellt ist.

22. Halbleiterdünnsfilm, der einen zusammengesetzten Körper einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen darstellt, wobei: ein $\{110\}$ Ausrichtungsverhältnis 0,9 oder mehr beträgt; und

nahezu alle Gitterränder so erkannt wurden, daß sie jegliche Korngrenze unterschiedlicher Kristallkörner gerade und kontinuierlich queren.

23. Halbleiterdünnsfilm nach Anspruch 22, wobei ein Elektronenstrahlbeugungsmuster des Halbleiterdünnsfilms eine spezielle Regelmäßigkeit durch die $\{110\}$ Ausrichtung aufweist.

24. Halbleiterdünnsfilm nach Anspruch 22, wobei jeder der stabförmigen oder flachstabförmigen Kristalle durch ein Kristallwachstum ausgebildet wurde, das ungefähr in einer $\langle 111 \rangle$ Achsenrichtung fortschreitet, mit einer Kopfoberfläche, die ungefähr gleich einer $\{111\}$ Ebene liegt.

25. Halbleiterfilm nach Anspruch 22, wobei die stabförmigen oder flachstabförmigen Kristalle im wesentlichen parallel zueinander mit einem speziellen Richtfaktor angeordnet sind.

26. Halbleiterfilm nach Anspruch 22, wobei die Konzentration von C, N, O und S im Halbleiterdünnsfilm jeweils weniger als 5×10^{18} Atome/cm³ beträgt.

27. Halbleiterdünnsfilm nach Anspruch 22, wobei der Halbleiterdünnsfilm ein Element oder eine Vielzahl von Elementen aus der Gruppe Ni, Co, Fe, Pd, Pt, Cu, Au und Ge enthält.

28. Halbleiterdünnsfilm nach Anspruch 22, wobei der Halbleiterdünnsfilm aus Silizium oder einer Verbindung, die Silizium als Hauptkomponente aufweist, hergestellt ist.

29. Halbleitervorrichtung mit isolierten Gate, in welcher mindestens eine Kanalausbildungsgebiet aus einem Halbleiterdünnsfilm gebildet wird, der einen zusammengefügt Körper aus einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen darstellt, wobei:

die Oberflächenausrichtung des Halbleiterdünnsfilms ungefähr gleich der $\{110\}$ Ausrichtung ist; und nahezu alle Kristallgitter des Halbleiterdünnsfilms eine Kontinuität an jeder Kristallgrenze aufweisen.

30. Halbleitervorrichtung nach Anspruch 29, wobei ein Elektronenstrahlbeugungsmuster des Halbleiterdünnsfilms eine spezielle Regelmäßigkeit durch die $\{110\}$ Ausrichtung aufweist.

31. Halbleitervorrichtung nach Anspruch 29, wobei jeder der stabförmigen oder flachstabförmigen Kristalle durch ein Kristallwachstum ausgebildet wurde, das ungefähr in einer $\langle 111 \rangle$ Achsenrichtung fortschreitet, mit einer Kopfoberfläche, die ungefähr gleich einer $\{111\}$ Ebene liegt.

32. Halbleitervorrichtung nach Anspruch 29, wobei die stabförmigen oder flachstabförmigen Kristalle im wesentlichen parallel zueinander mit einem speziellen Richtfaktor angeordnet sind.

33. Halbleitervorrichtung nach Anspruch 29, wobei die Konzentration von C, N, O und S im Halbleiterdünnsfilm jeweils weniger als 5×10^{18} Atome/cm³ beträgt.

34. Halbleitervorrichtung nach Anspruch 29, wobei der Halbleiterdünnsfilm ein Element oder eine Vielzahl von Elementen aus der Gruppe Ni, Co, Fe, Pd, Pt, Cu, Au und Ge enthält.

35. Halbleitervorrichtung nach Anspruch 29, wobei der Halbleiterdünnsfilm aus Silizium oder einer Verbindung, die Silizium als Hauptkomponente aufweist, hergestellt ist.

36. Halbleitervorrichtung mit isoliertem Gate, in welcher mindestens eine Kanalausbildungsgebiet aus einem Halbleiterdünnsfilm gebildet wird, der einen zusammengefügt Körper aus einer Vielzahl von stabförmigen oder flachstabförmigen Kristallen darstellt, wobei:

die Oberflächenausrichtung des Halbleiterdünnsfilms

ungefähr gleich der {110} Ausrichtung ist; und
nahezu alle Gittergrenzen des Halbleiterdünnsfilms so
erkannt werden, daß sie jede Korngrenze unterschiedli-
cher Kristallkörner gerade und kontinuierlich queren.
37. Halbleitervorrichtung mit isoliertem Gate, in wel- 5
cher mindestens eine Kanalausbildungsgebiet aus ei-
nem Halbleiterdünnsfilm gebildet wird, der einen zu-
sammengefügten Körper aus einer Vielzahl von stab-
förmigen oder flachstabförmigen Kristallen darstellt,
wobei: 10
das {110} Ausrichtungsverhältnis des Halbleiterdünns-
films 0,9 oder mehr beträgt; und
nahezu alle Kristallgitter des Halbleiterdünnsfilms eine
Kontinuität an jeder Kristallgrenze aufweisen.
38. Halbleitervorrichtung mit isoliertem Gate, in wel- 15
cher mindestens eine Kanalausbildungsgebiet aus ei-
nem Halbleiterdünnsfilm gebildet wird, der einen zu-
sammengefügten Körper aus einer Vielzahl von stab-
förmigen oder flachstabförmigen Kristallen darstellt,
wobei: 20
das {110} Ausrichtungsverhältnis der Halbleiterdünns-
films 0,9 oder mehr beträgt; und
nahezu alle Gitterränder des Halbleiterdünnsfilms so er-
kannt werden, daß sie jegliche Korngrenze verschiede-
ner Kristallkörner gerade und kontinuierlich queren. 25

Hierzu 21 Seite(n) Zeichnungen

30

35

40

45

50

55

60

65

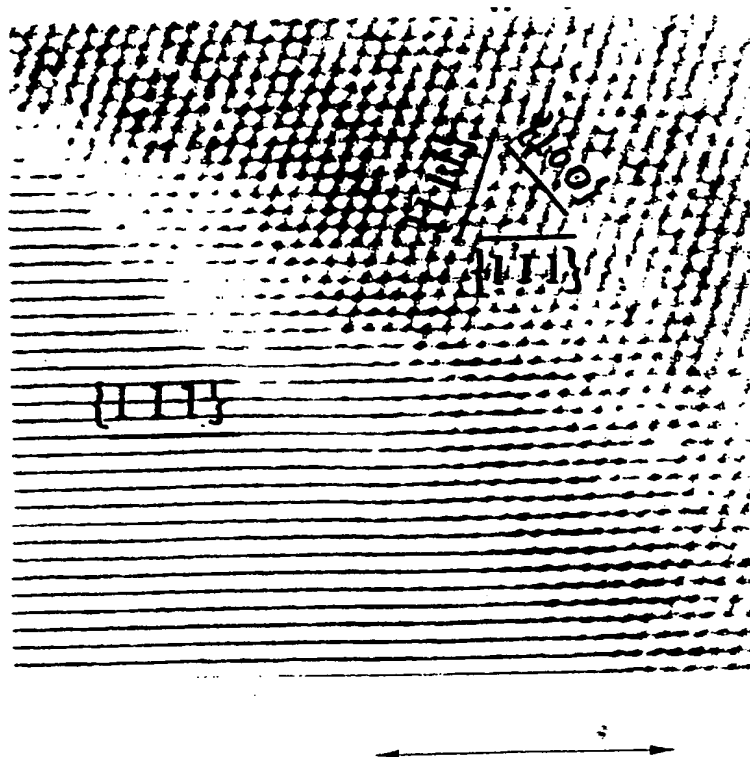


Fig. 1A

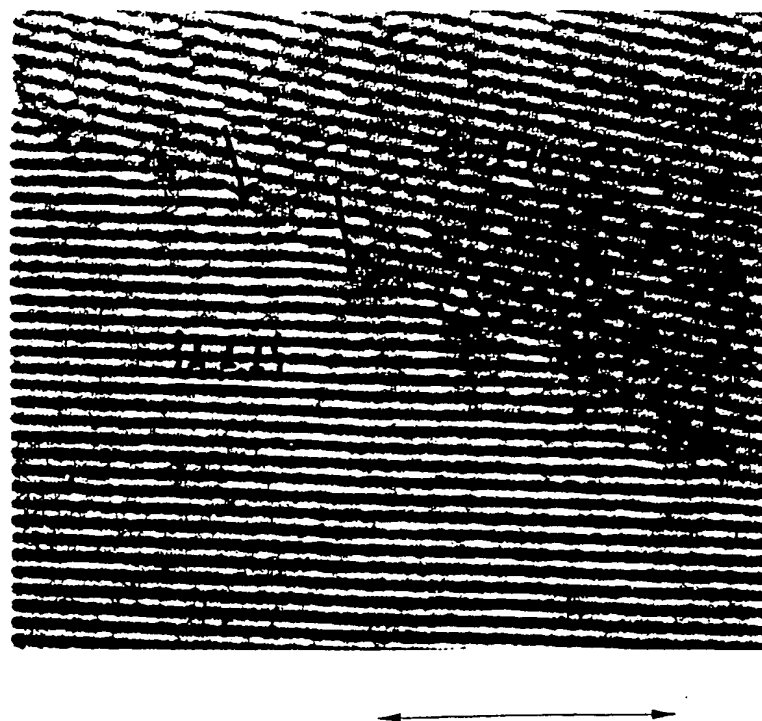


Fig. 1B

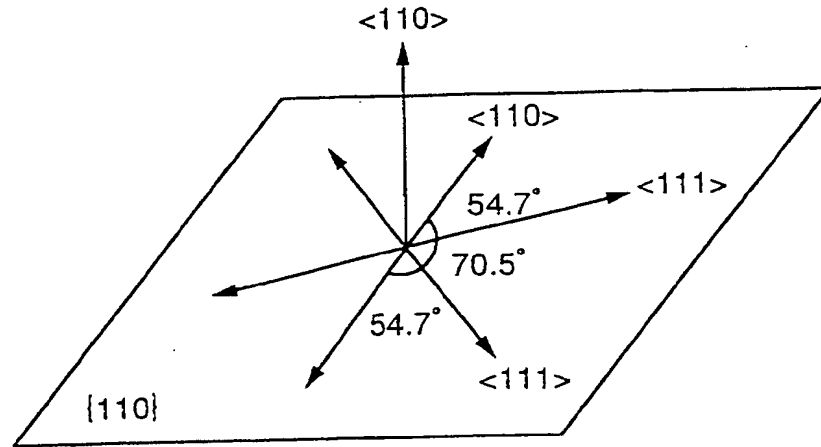


Fig. 2A

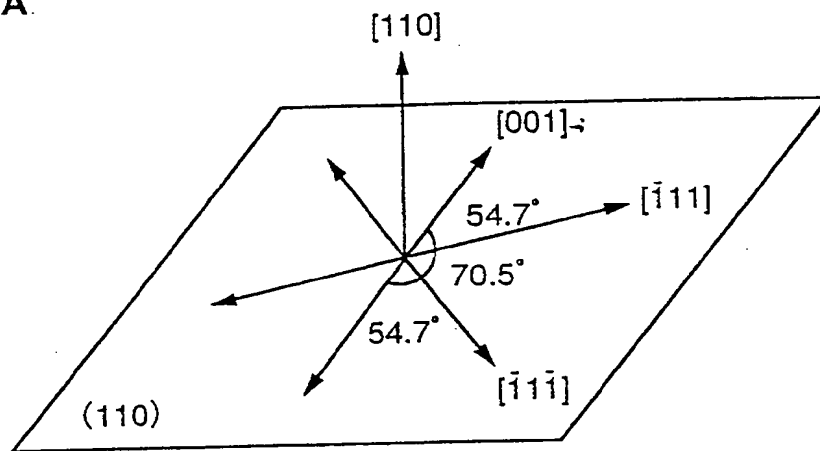


Fig. 2B

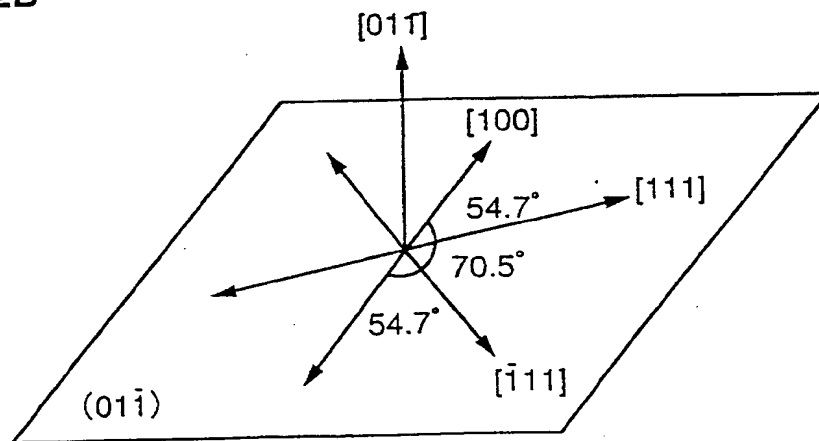


Fig. 2C

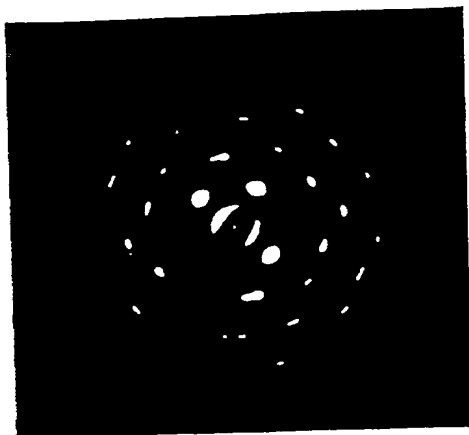


Fig. 3 A



Fig. 3 B

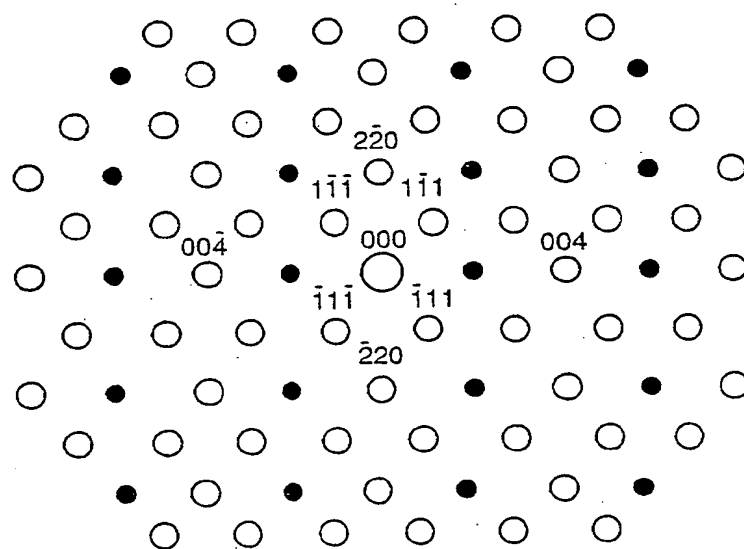
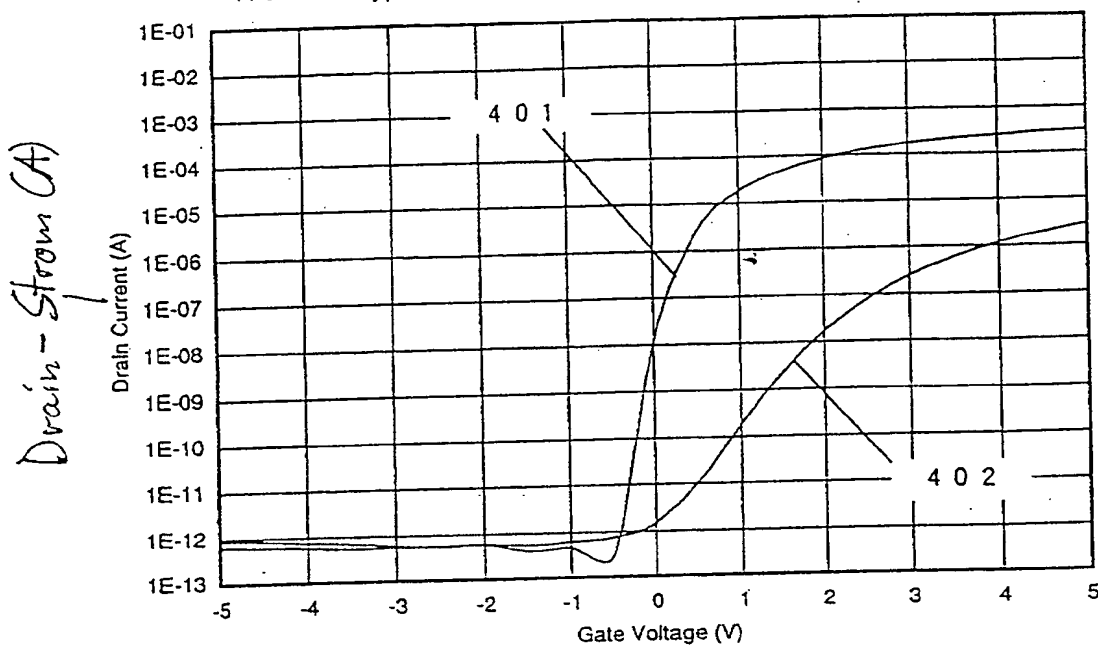


Fig. 3C

N-Kanal Typ TFT

N channel type TFT



Gate-Spannung (V)

Fig. 4



Fig. 5

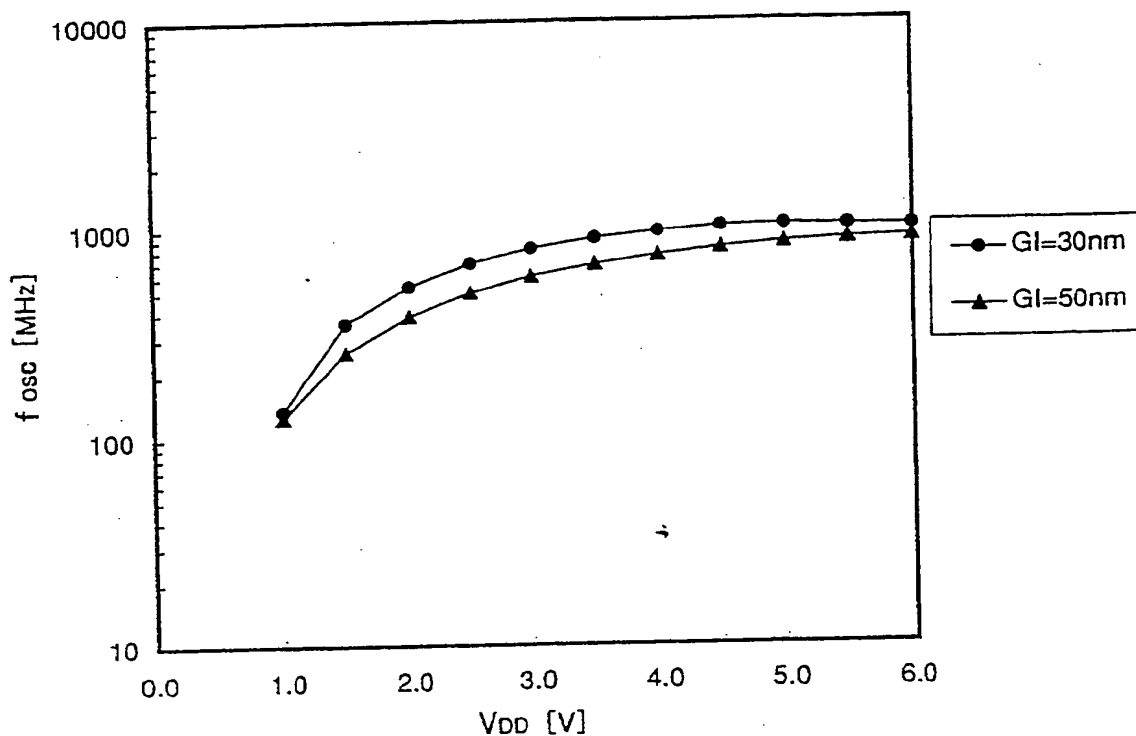
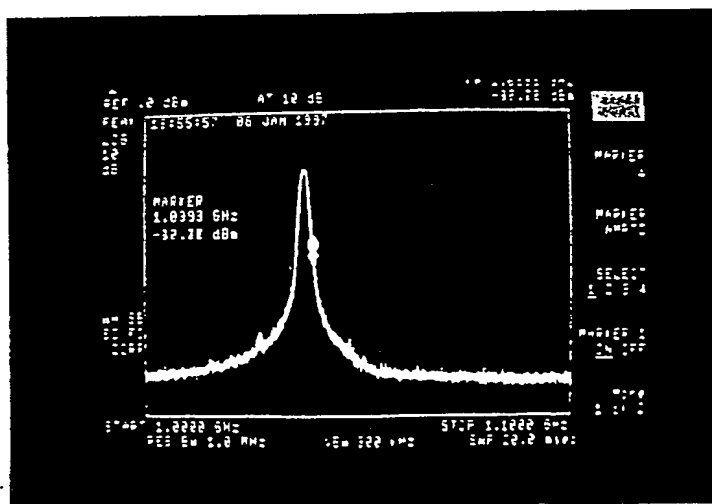
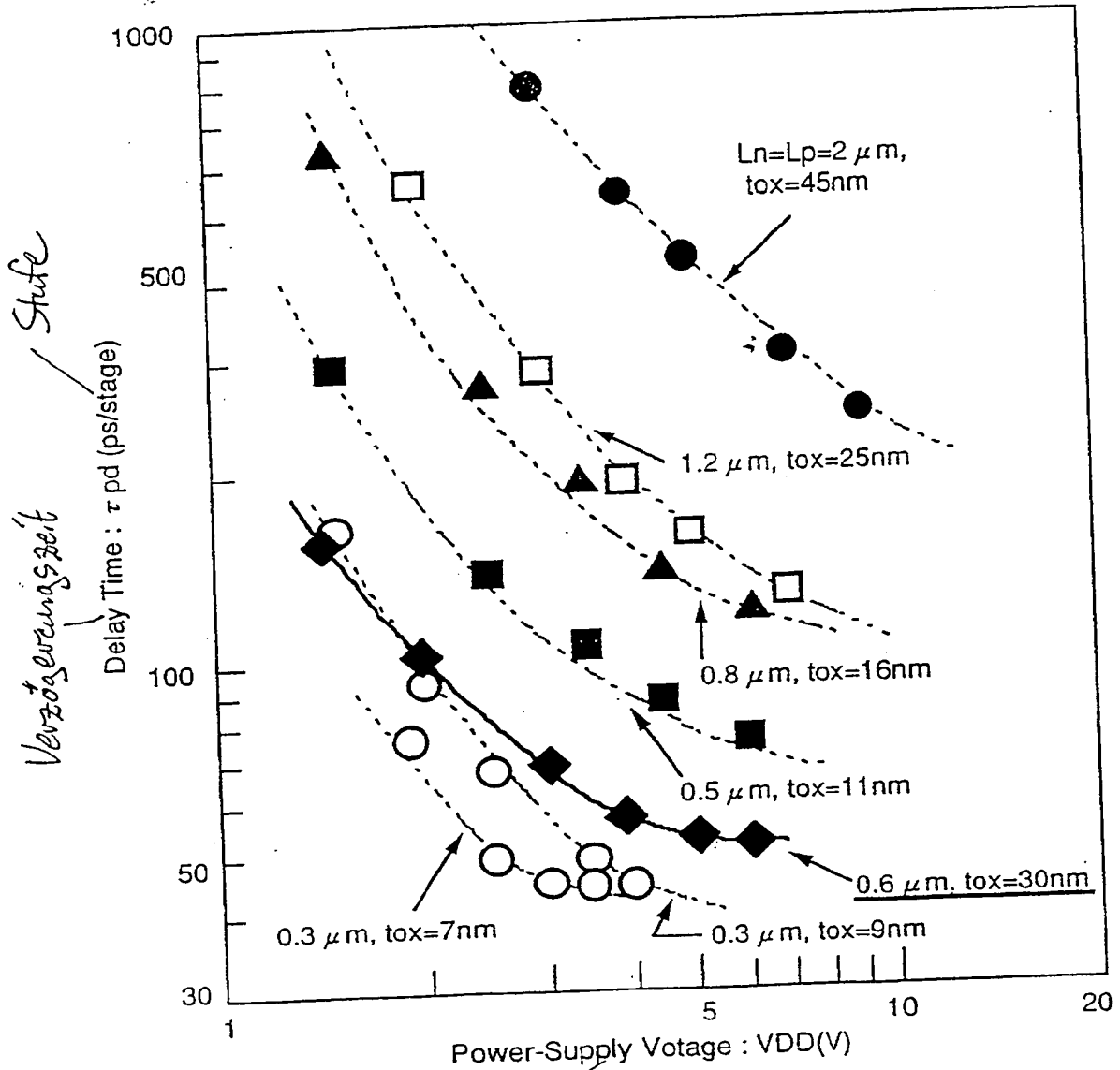


Fig. 6



Inverterschaltung
(F/O=1: INVERTER CIRCUIT)



Leistungsversorgungsspannung

Fig. 7

Fig. 8A

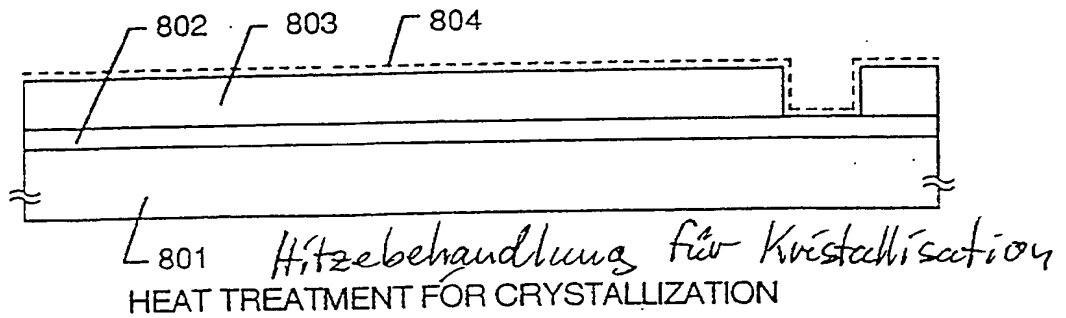


Fig. 8B

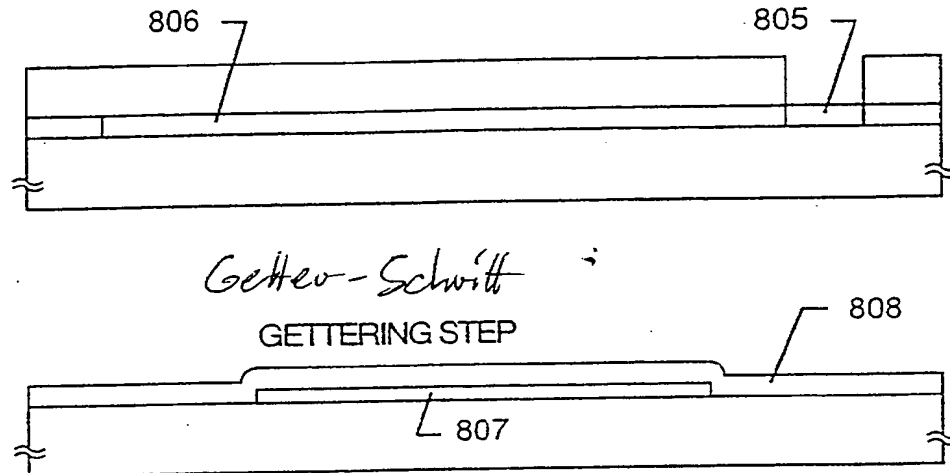


Fig. 8C

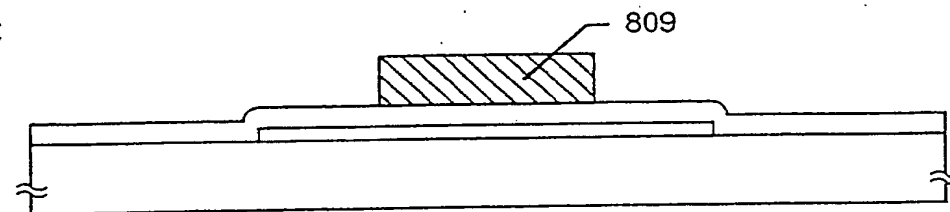


Fig. 8D

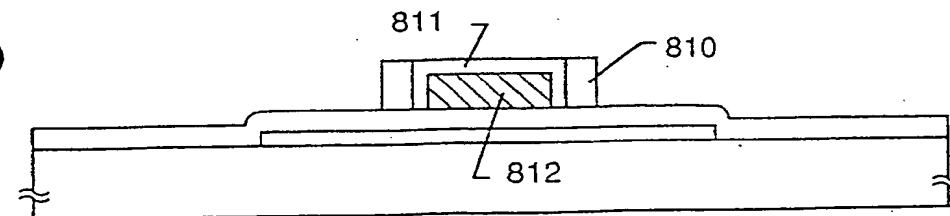


Fig. 8E

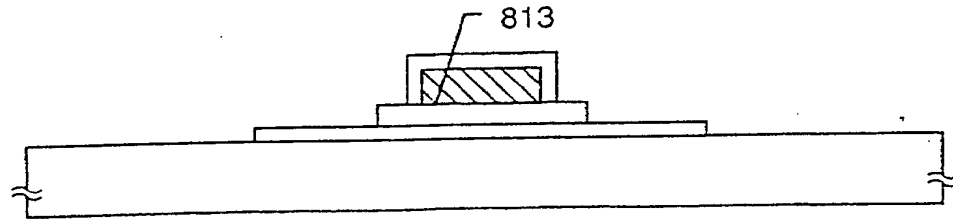


FIG. 9A

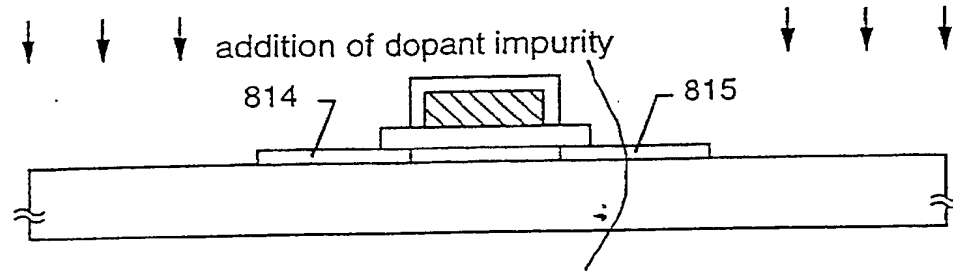


FIG. 9B

Hinzufügen einer Dotierungsverunreinigung

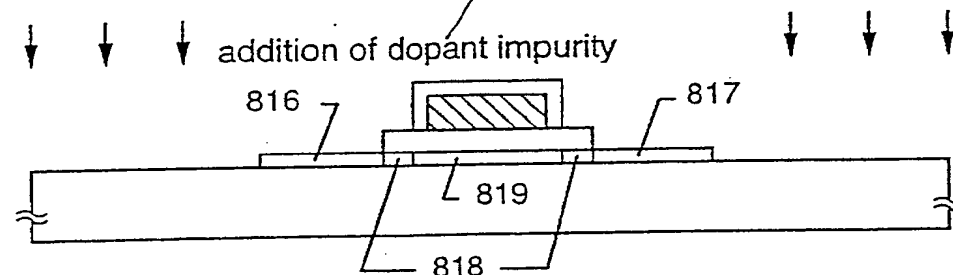


FIG. 9C

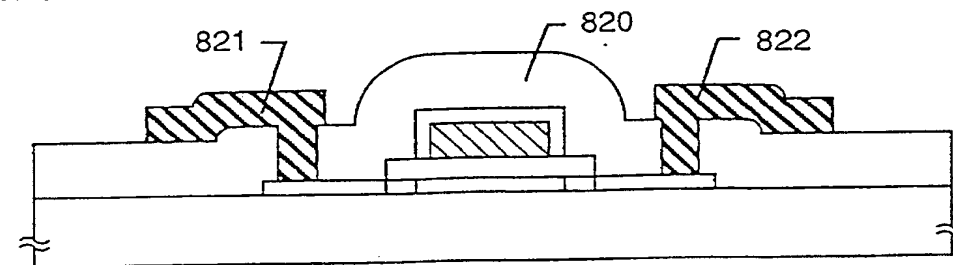


FIG. 9D

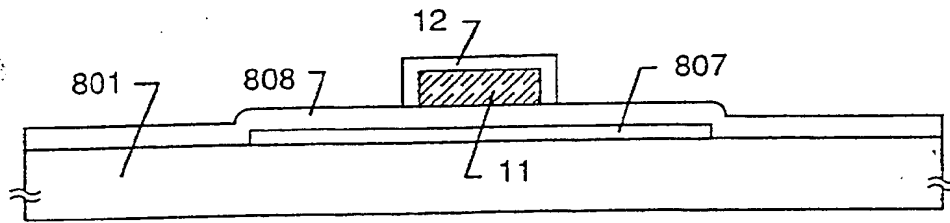


Fig. 10A

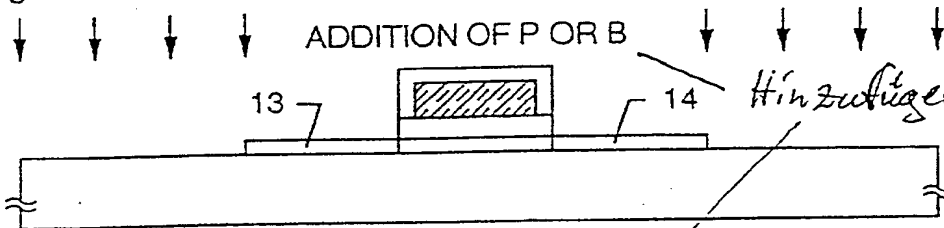


Fig. 10B

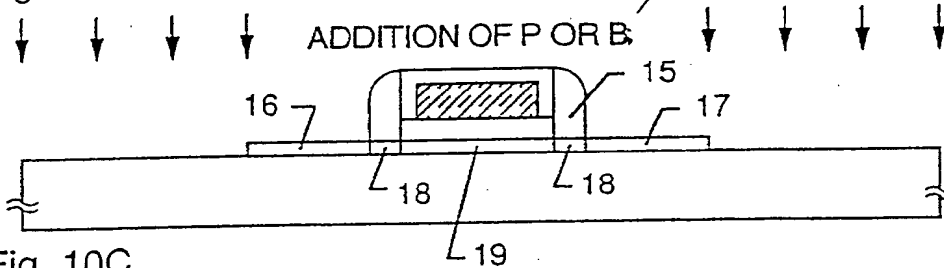


Fig. 10C

GETTERING STEP USING PHOSPHORUS

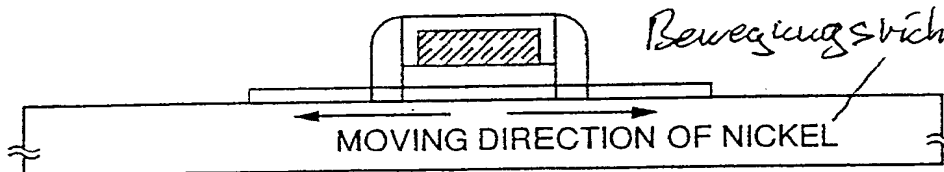


Fig. 10D

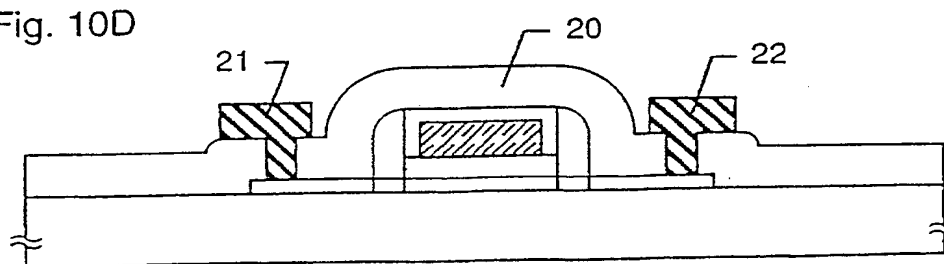


Fig. 10E

Hinzufügen von P oder B

Getter-Schritt unter Verwendung von Phosphor

Bewegungsrichtung von Nickel

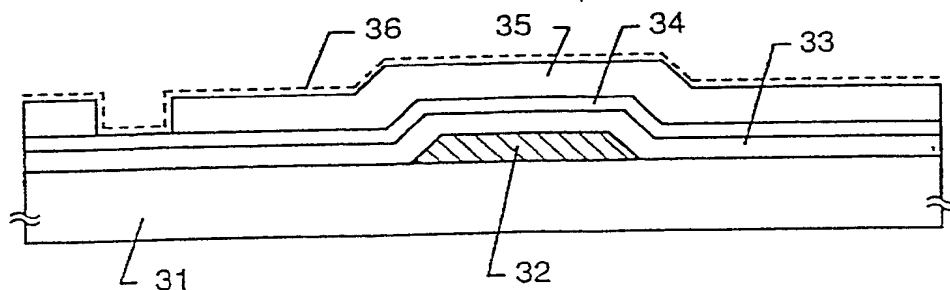


Fig. 11A

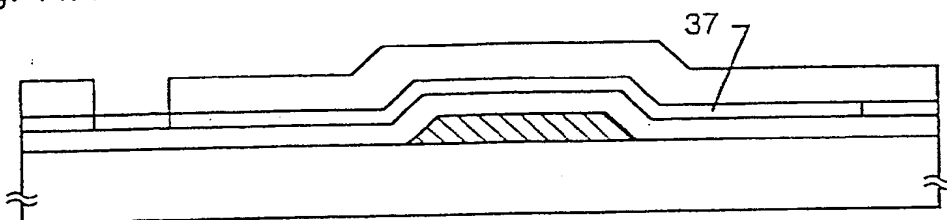


Fig. 11B *Gettern des Katalysatörelements*
GETTERING OF CATALYST ELEMENT

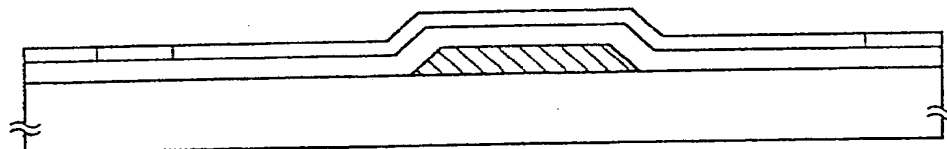


Fig. 11C

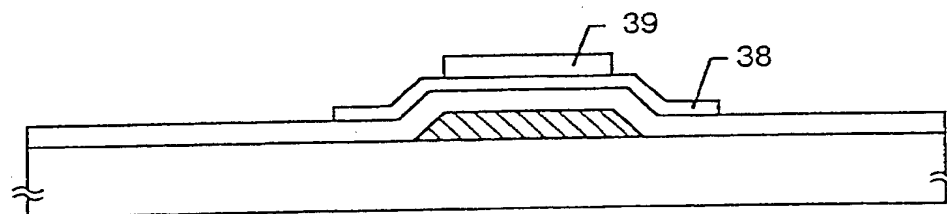


Fig. 11D

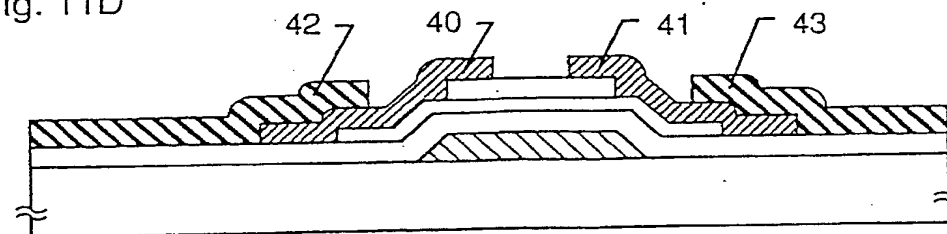


Fig. 11E

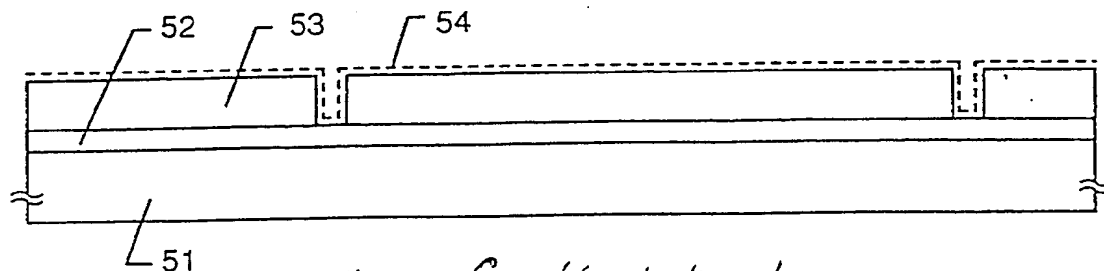


Fig. 12A

Erhitzen für Kristallisation

HEATING FOR CRYSTALLIZATION

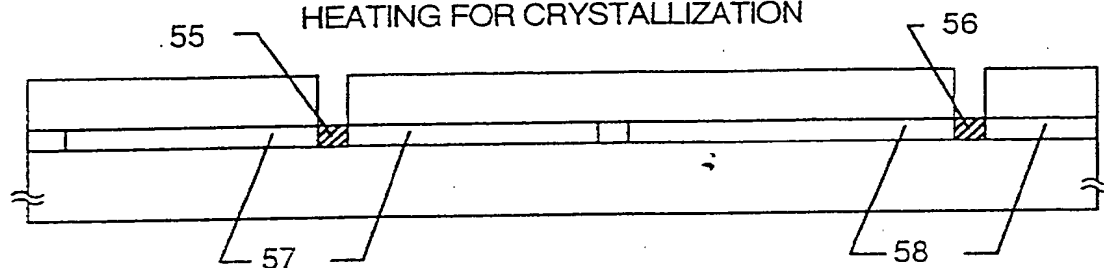


Fig. 12B

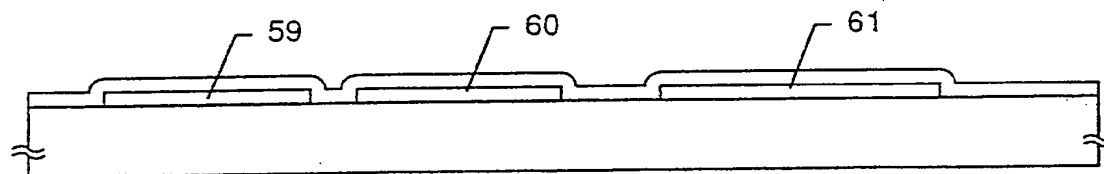


Fig. 12C

Gettern des Katalysatorelements

GETTERING OF CATALYST ELEMENT

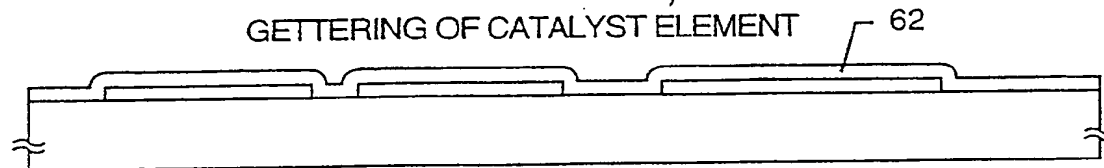


Fig. 12D

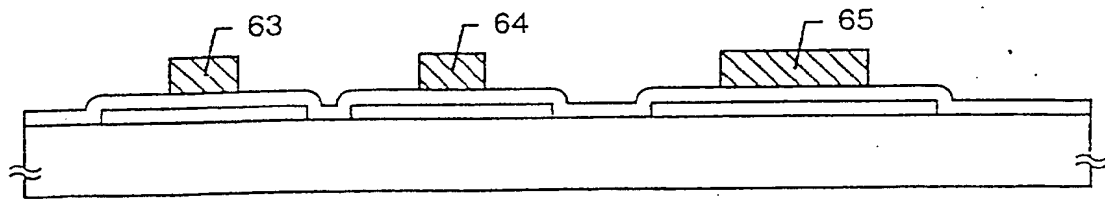


Fig. 13A

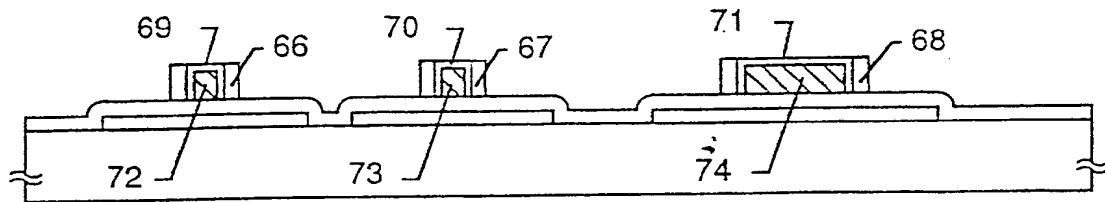


Fig. 13B

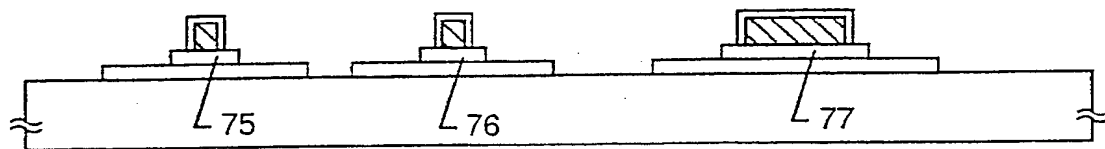


Fig. 13C

Hinzufügen eines N-Typ Dotierverunreinigungsions

Addition of N-type Dopant Impurity Ion (N⁺/N- Formation)

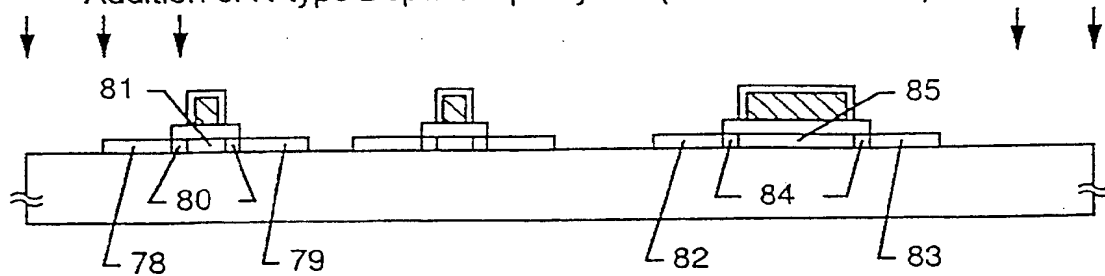


Fig. 13D

Hinzufügen eines P-Typ Dotierverunreinigungsions

Addition of P-type Dopant Impurity Ion (p-/p+ Formation)

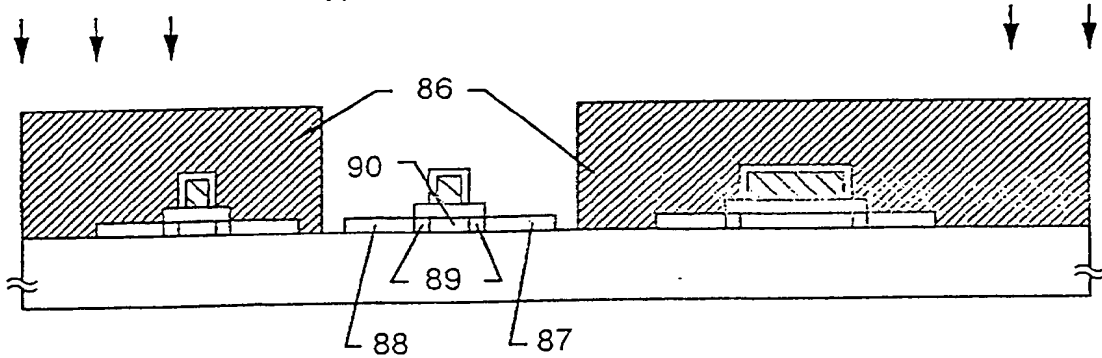


Fig. 14A

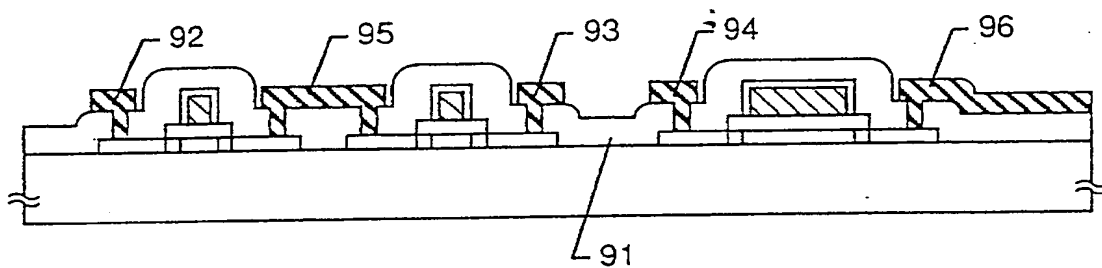


Fig. 14B

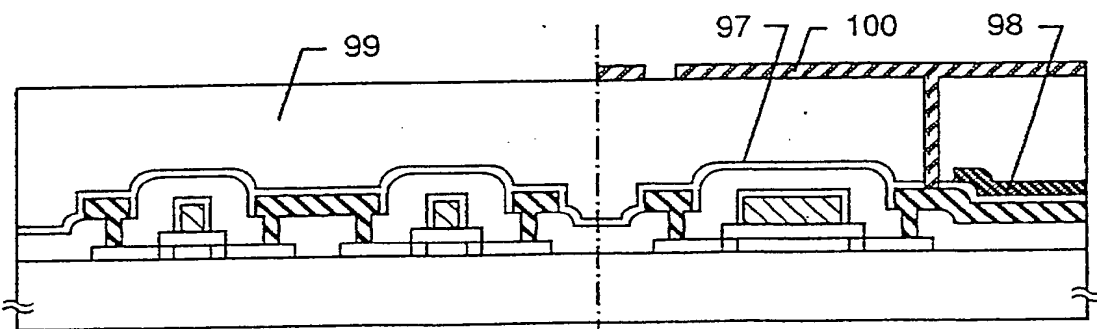


Fig. 14C

CMOS circuit

Schaltung

Active Matrix Circuit

Aktive Matrixschaltung

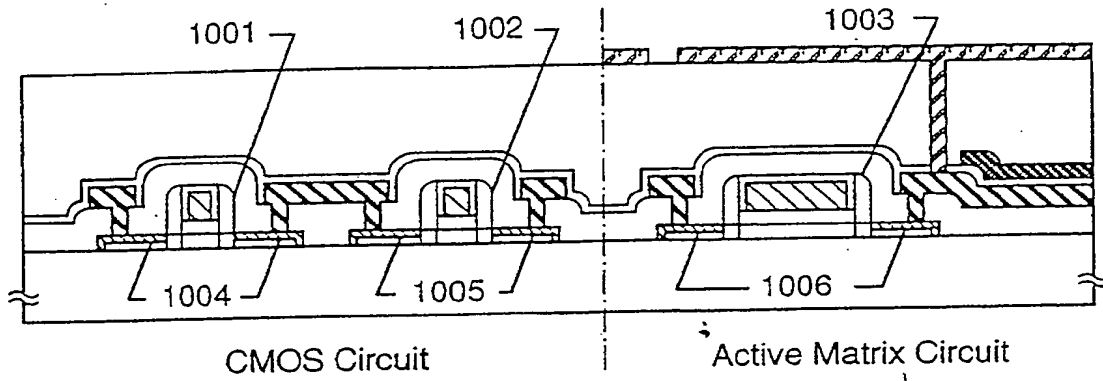


Fig. 15A

Schaltung

Aktive Matrixschaltung

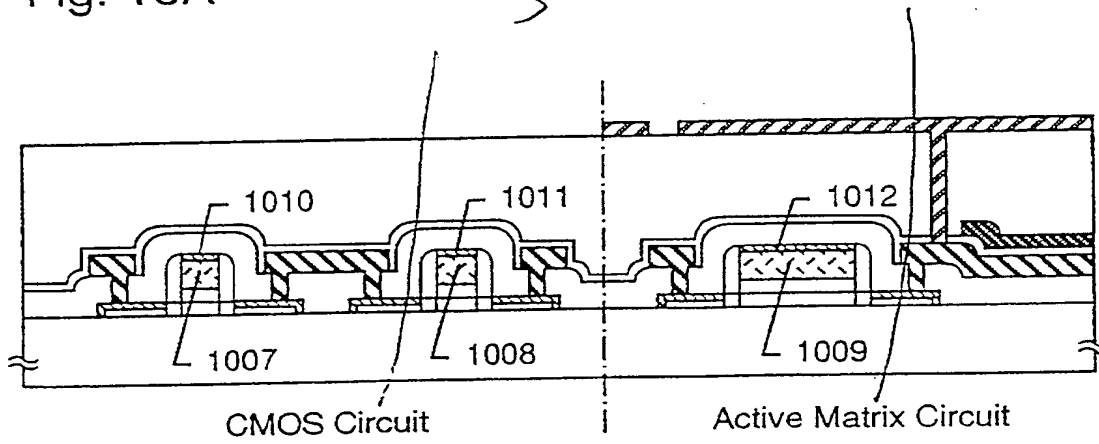


Fig. 15B

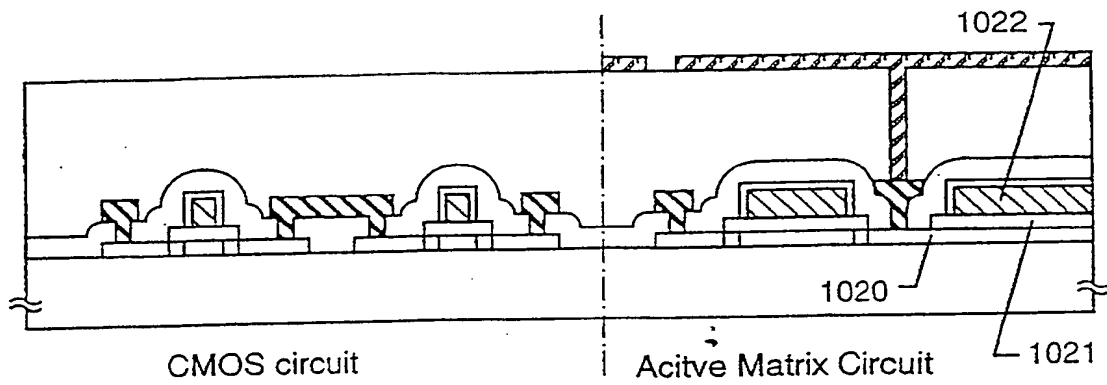


Fig. 16A

Schaltung

Aktive Matrixschaltung

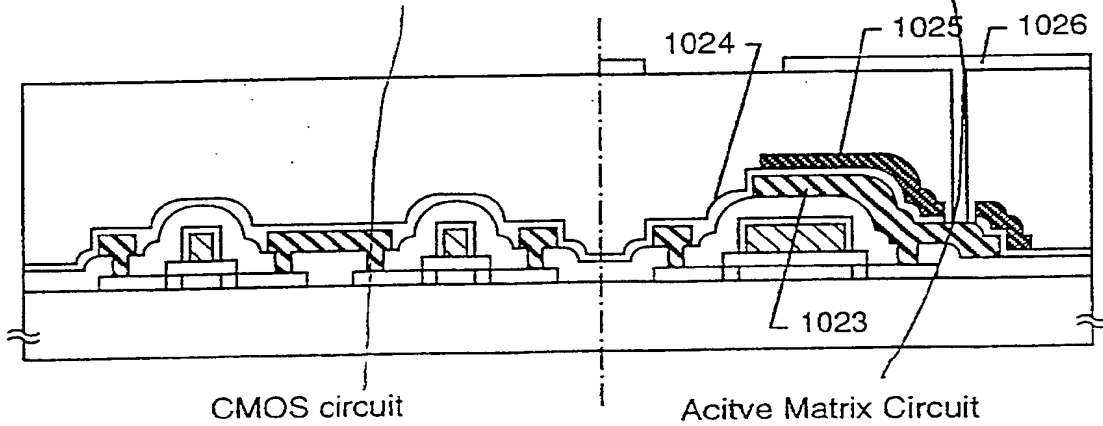
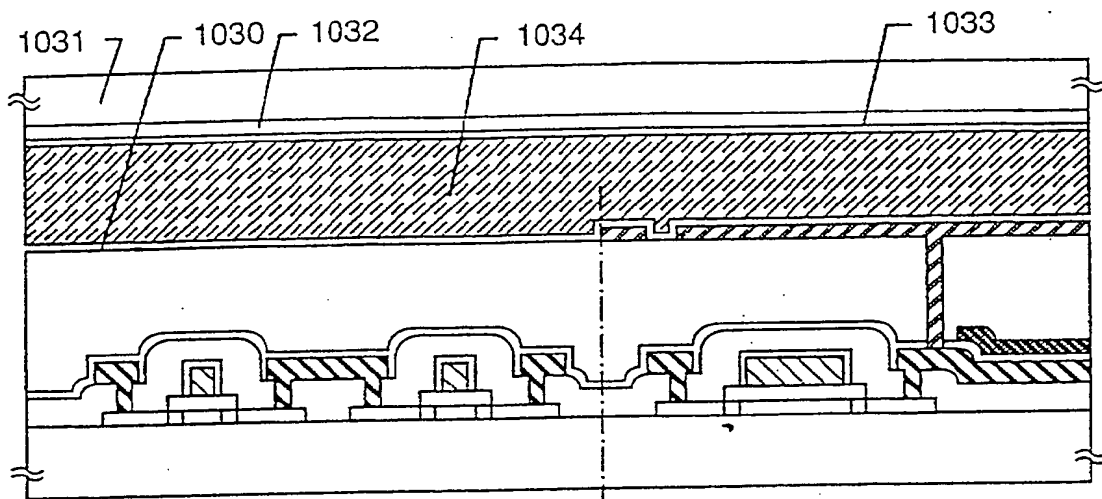


Fig. 16B



Peripheral Circuit (CMOS)

Active Matrix Circuit

Periphere Schaltung

Aktive Matrixschaltung

FIG. 17

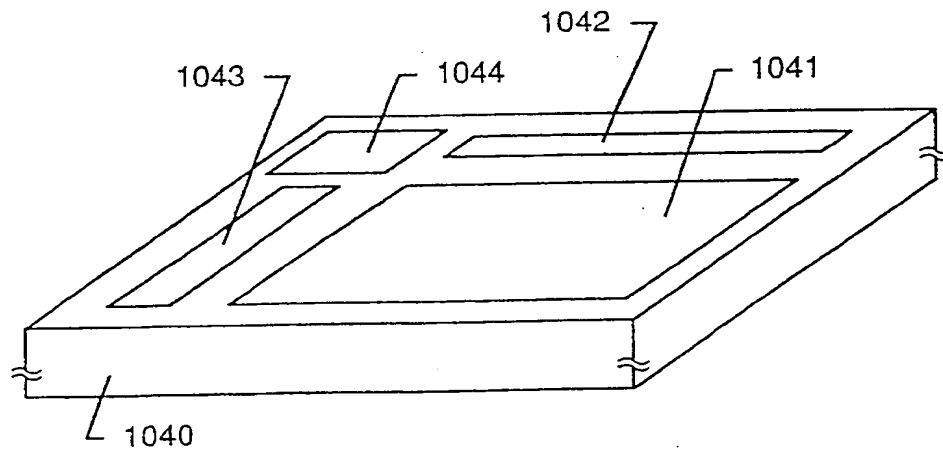


FIG. 18

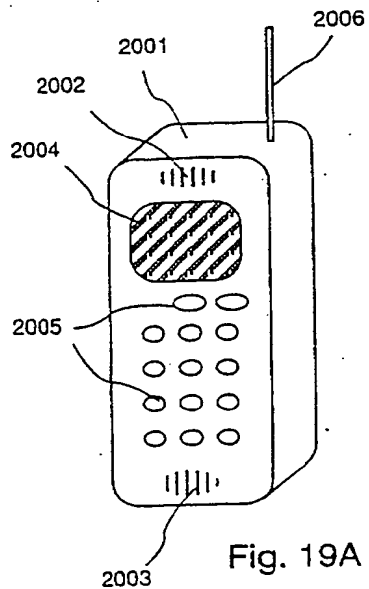


Fig. 19A

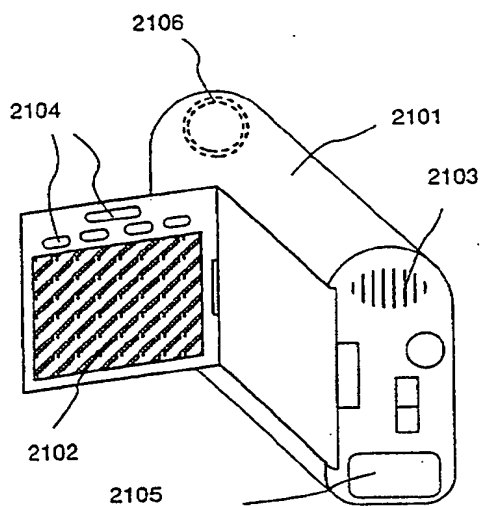


FIG. 19B

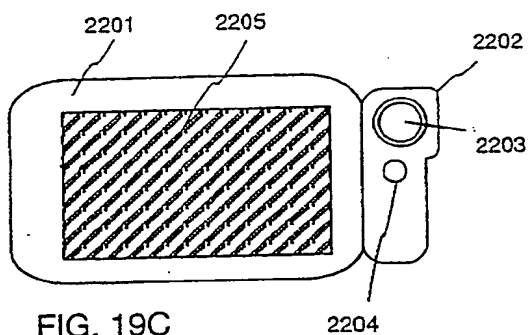


FIG. 19C

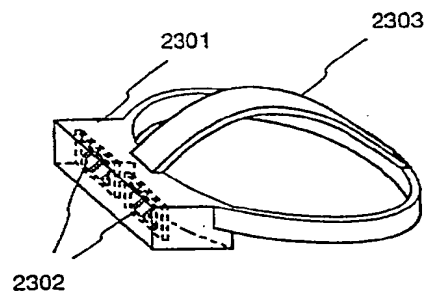


FIG. 19D

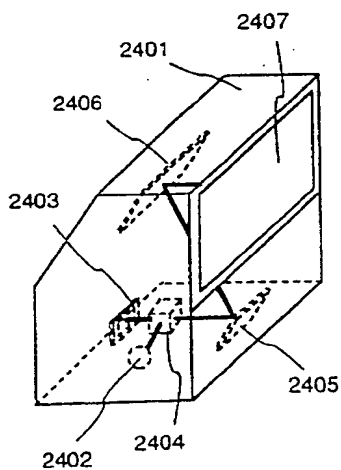


FIG. 19E

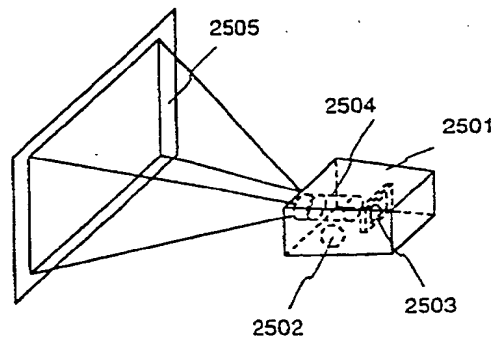


FIG. 19F

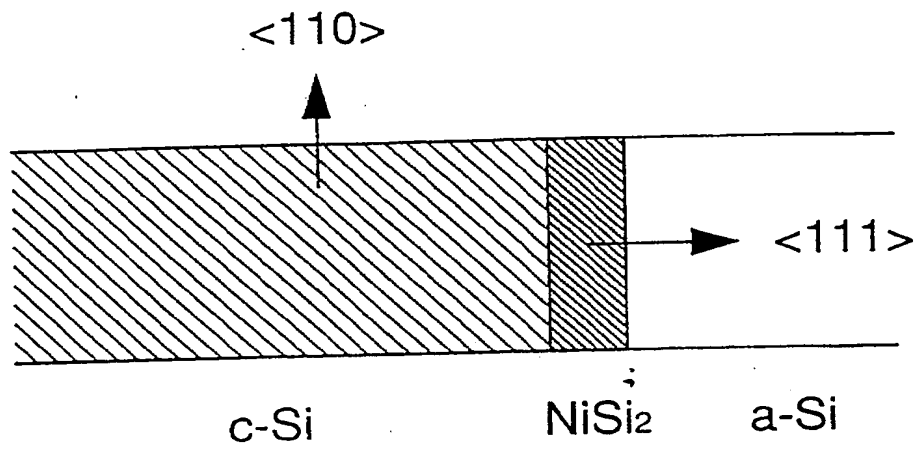


FIG. 20

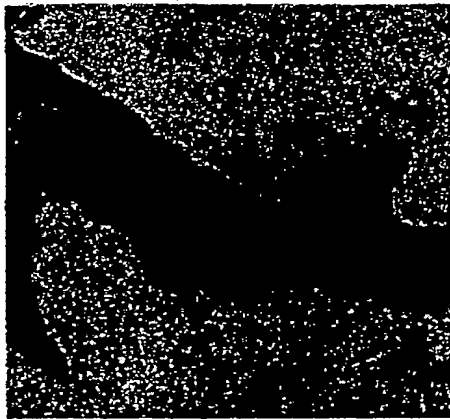


Fig. 21A

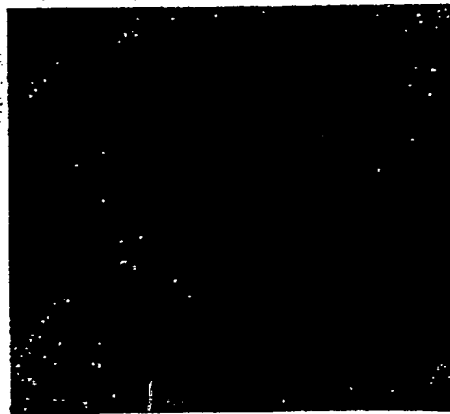


Fig. 21B

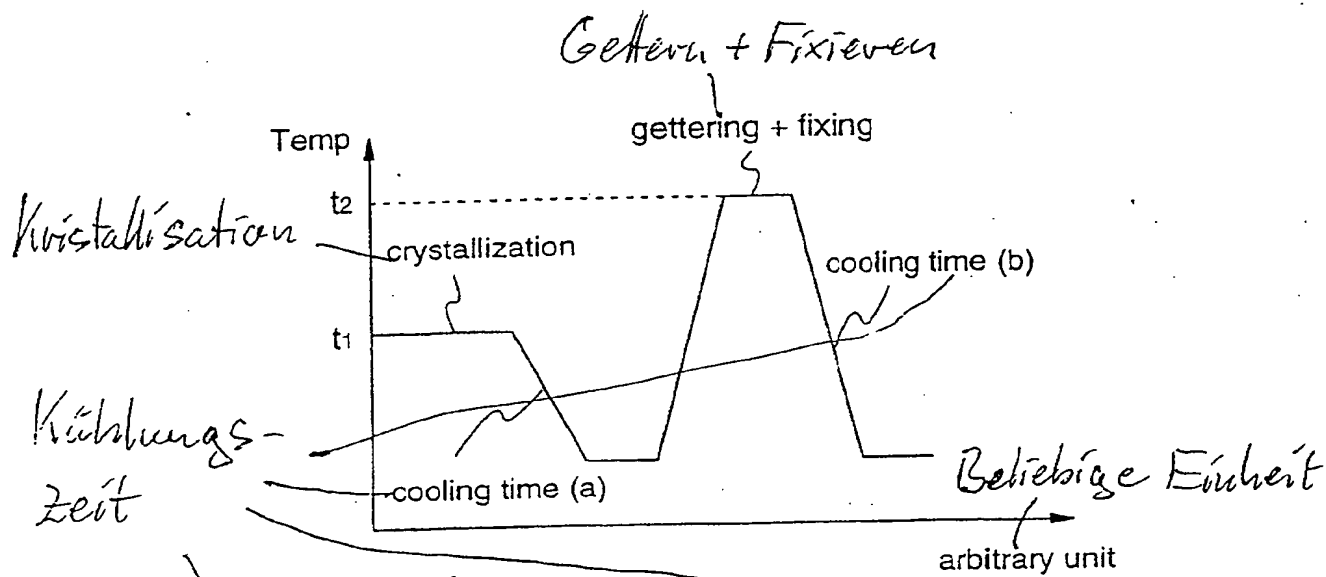


Fig. 22A

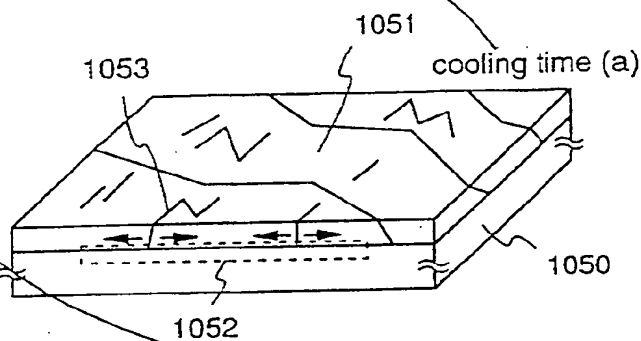


Fig. 22B

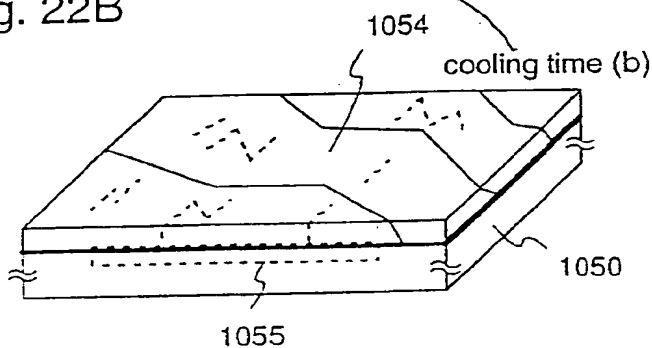


Fig. 22C

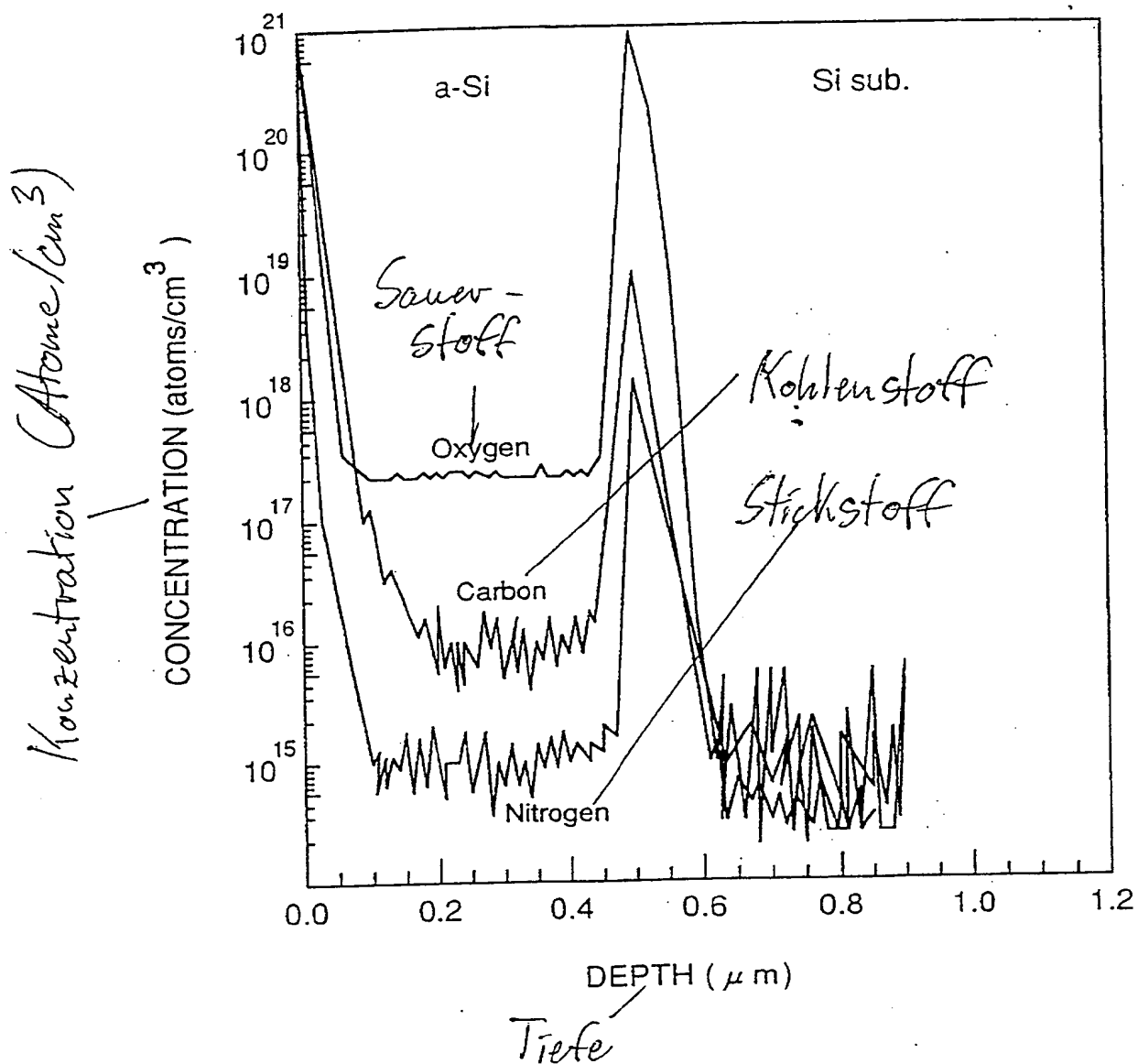


FIG. 23

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.